

自動運転・先進運転支援向けデータ記録技術

Data Recording Technology for Autonomous Driving/Advanced Driver Assistance

井上 典昭
Noriaki INOUE

小西 孝昌
Takamasa KONISHI

要旨

近年急激に開発が進む自動運転および先進運転支援システム（以下、AD&ADAS）において、適用される技術やアルゴリズムの評価、検証はシステムの信頼性確保において非常に重要であると同時に大変手間のかかるものとなっている。

開発期間の短縮が要求されるなかその解決策としてあらかじめ取得した大量のデータを用いたシミュレーションにより機能検証、システム評価を行う開発スタイルが定着しつつある。しかしながらAD&ADASの高度化によりシミュレーションに用いられるデータには量・質ともに非常に高いものが要求される。

本稿ではその解決に向けた技術について述べる。

Abstract

For autonomous driving and advanced driver assistance system (hereinafter, “AD&ADAS”) that have been rapidly developed in recent years, evaluation and verification of applied technology and algorithm are very important for ensuring the reliability of the system, which is a very time-consuming process at the same time.

As the development period is required to be shortened, the development style, which performs functional verification and system evaluation by simulation using a large amount of data obtained in advance as a solution, is being established. However, the data which is used for the simulation is required to be extremely high in both quantity and quality due to the advancement of AD&ADAS.

The technology for its solution is described in this article.

1. はじめに

近年急激に開発が進む自動運転および先進安全運転支援システム（以下、AD&ADAS）において、使用される技術やアルゴリズムの評価・検証はシステムの信頼性確保において非常に重要であると同時に大変手間のかかるものとなっている。

市場における急速な技術の普及と同時に開発期間の短縮が要求される中、あらかじめ取得した大量のデータを用いてシミュレーションにより機能検証、システム評価を行う開発スタイルが定着し

つつある。

しかしながらAD&ADASの高度化によりシミュレーションに用いられるデータには量だけではなく質についても日々要求が厳しくなっており、従来のデータロガーなどではこの要望に対応できないレベルにまでエスカレートしている。

このような状況における技術課題と当社での取り組みについて述べる。

2. AD&ADAS 開発用データロガーについて

最初にこの章にて AD&ADAS 開発の際の技術課題解決への取り組みとして開発を行ったデータロガーの概要を説明し、その後次章以降で技術課題とその解決策を述べていく。

冒頭に述べた AD&ADAS の開発の流れでは、次のような手順にて、開発を進めることになる(図 1)。

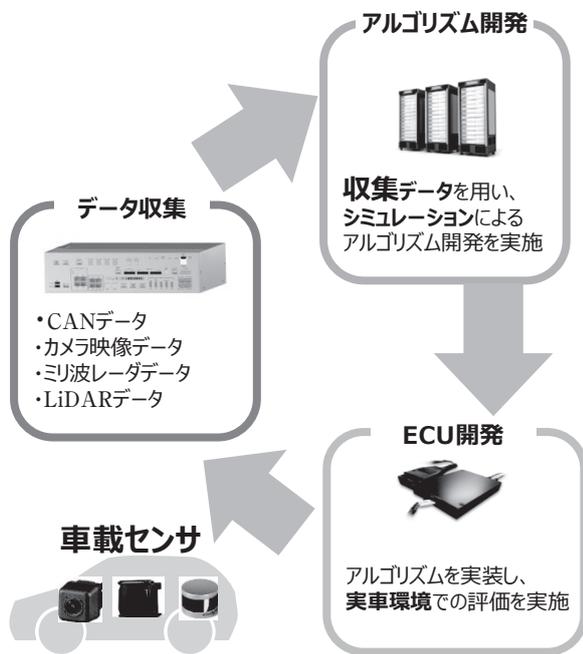


図 1 AD&ADAS 開発フロー

- ① 車両にセンサ搭載し、1次データを取得
- ② 収集したデータを用いてシミュレーションを行いアルゴリズムを開発する。
- ③ ある程度完成したアルゴリズムを実 ECU に搭載
- ④ 車両にて実際の動作と合わせてデータを取得
- ⑤ 再度収集したデータを用いてシミュレーションを行い、アルゴリズムの改善をはかる。
- ⑥ 以下、③～⑤の工程を繰り返し、信頼性、品質を確保する。

この中で、データ収集を行う際に使用するのが本稿で説明する開発用のデータロガーとなる。開発用データロガーの役割は次のとおり。

- ・ AD&ADASのシミュレーションに必要なとなるセンサデータの取得
- ・ センサデータと同時にAD&ADASの動作の妥当性を検証できる参照用データ（以下、リファレンスデータ）の取得
- ・ 上記二種類のデータを取得する際の状況の記録（走行位置や車両の走行状況など）

これらからわかるとおり、システムが複雑になるほど、非常に多くのデータが必要となる。同時にそれらのデータ間で計測するタイミングでずれがあれば、正確な状況の再現ができず後段のシミュレーションで十分な正確性を確保できない。

大量のデータを同時にかつ正確な打刻を行いながら記録するのが、AD&ADAS 開発用データロガーの役割となる。

今回開発したデータロガーの I/O ブロック図を図 2 に示す。図からもわかるとおり、入力として非常に多くの I/F を持ち、これらから収集したデータを HDD 5 本に記録することで、AD&ADAS 開発に必要なデータを確保するものである。

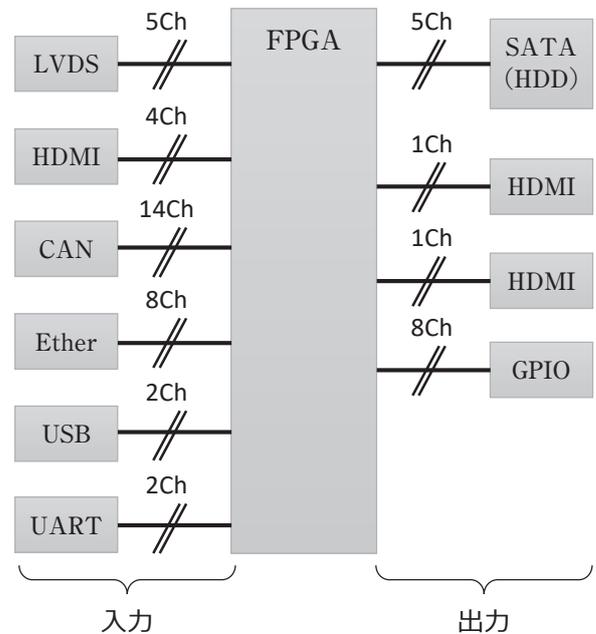


図 2 データロガー I/O ブロック図

3. AD&ADAS 開発時のデータロガーにおける課題

AD&ADAS 開発用のデータロガーに対して次のような要件を定義した。

- ・記録するデータの打刻精度は 1ms以下で完全に同期すること
- ・記録するデータは 30ch以上
- ・データはすべてHDDに記録すること

要件から開発における課題を次の三点を抽出した。

- ・打刻精度 1msを保証するためにシステム内の時刻管理単位 $1\mu\text{s}$ 化
- ・全てのデータの処理の並列化
- ・HDD書き込みの最適化

紙面の都合上、上記の課題の中から打刻精度の必要性について説明する。

昨今の AD&ADAS は複数のセンサの情報を複合（以下、フュージョン）して処理するため、常に走り続けている車両において打刻精度は、情報の精度に直結するものになる。

したがって、打刻精度はデータロガーにおける一番のキーファクターとなるものである。

例えば、前方にある物標までの距離を計測する 2 種類のセンサにおいて、同じ時間に打刻されたデータを比較した際に、完全に同期している場合は、その距離の差は純粋にセンサの精度によるずれだけになる。しかしながら、実際にはそれぞれのセンサのデータを打刻するまでの処理には違いがあることからデータに付与された時刻には相違が生じる（図 3）。

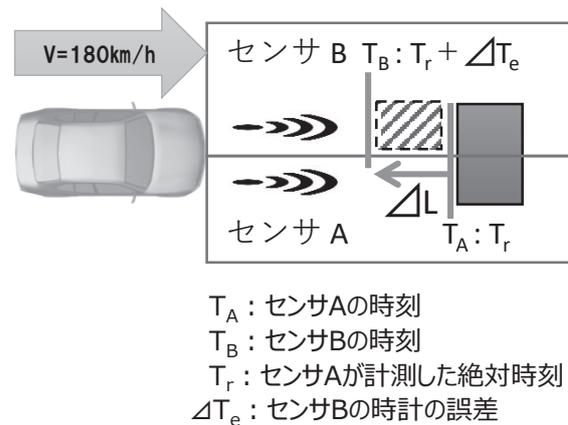


図 3 打刻精度の課題

これらのうち、センサ内の処理に起因したデータが出力されるまでの出力遅延時間及び通信路を通じてデータが転送される転送時間については、ロガーではコントロールできないことから、考慮の対象外とした。

上記の例においては、センサ A とセンサ B からのデータにおいて、それぞれに打刻される時刻が ΔT_e だけずれた場合、車両の実際の位置は車両の速度（以下、車速）を V (km/h) とするとずれの大きさ L は次のとおりとなる。

$$L = V \times \Delta T$$

この式からわかるとおり、駐車場内での移動など車速が遅い場合には問題にならないが、高速道路などで車速が高くなる場合にはこの ΔT が無視できなくなってくる。国内の高速道路で 100km/h で走行するような状況では 1ms の間に移動する距離は約 3cm、海外の高速道路のように 180km/h での移動を想定すると約 5cm ずれることになる。一方で、検証作業におけるセンサ間の計測値整合処理を容易にするにはセンサデータの距離的なずれを ΔL とすると、 $\Delta L = 5\text{cm}$ 以下であれば打刻誤差を無視できるので、データへの打刻精度は、1ms 以下を保証することが課題となる。

4. 打刻精度向上への取り組み

一般的なデータロガーにおいてはデータへの打

刻は CPU による処理が採用されている。

4.1 CPU処理の問題点

通常使用される x86 プロセッサや ARM プロセッサなどの一般的な CPU による処理の場合 Windows などの OS を使用する場合は、10ms 以上の周期、RTOS (Real Time Operating System) でも 1ms が限界となっている。

また、複数のデータを同時に処理する場合、CPU のコア一つあたりにはある瞬間に打刻処理できるデータは一つとなる。したがって、同時に複数（今回の場合は 30ch 以上）のデータを打刻処理する場合などは、必然的に処理が五月雨となり、同時に打刻することができず打刻時間がずれることになる（図 4）。

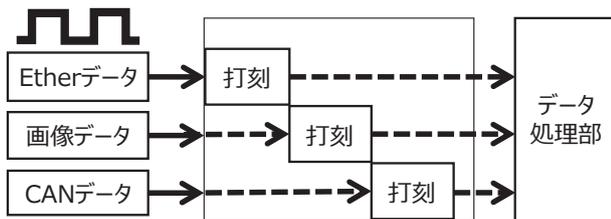


図 4 CPU 処理の問題点

4.2 打刻処理のハードウェア化

CPU 処理による打刻では、そもそも要件を満たすことができないことから、打刻処理をハードウェア化する必要があると判断した。

製作するロガーの台数や開発期間から考えて、専用の半導体を開発することは不可能なので、FPGA（自由に回路を構成できる半導体）を採用することとした。

データに付与される打刻時刻の精度を 1ms として保証するために次の考え方で必要な時間精度を規定した。

- ・処理の各段階における時刻精度を順次 1桁ずつ細かくすることで、システムレベルでの精度を確保。

- ・異なる機器間での時刻同期の必要性も考慮すること。

今回は、開発期間の制約から複数のパケットからデータを再構築する必要のある TCP 通信以外はハードウェアによる打刻処理とした。

4.3 ハードウェア化の効果確認

FPGA にロジックを構築し、打刻精度を検証したところ、期待する精度に到達していないことが判明した（図 5）。

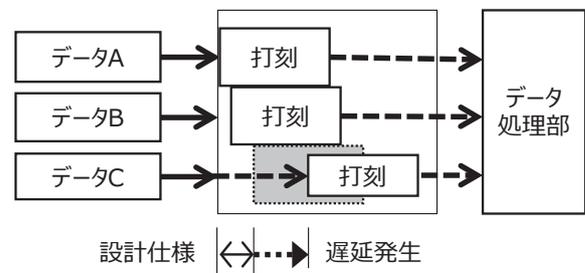


図 5 ハードウェア化 検証結果

疑似的に同時にデータを入力し観測した結果、デバイス上の I/F 間で数十 μ s 程度のランダムなズレが観測された。設計ではここは数 μ s のずれで収まることを想定していた。

原因解析を行った結果、FPGA 内にある RTC (Real Time Clock) へ時刻情報を取得するためのアクセスが競合する場合に遅延が発生していることがわかった。この RTC へは FPGA 内の ARM コアからの時刻補正処理や複数の I/F 機能ブロックからの時刻取得処理のためにアクセスが競合するため、同時アクセスが競合した場合に遅延が発生していることがわかった（図 6）。

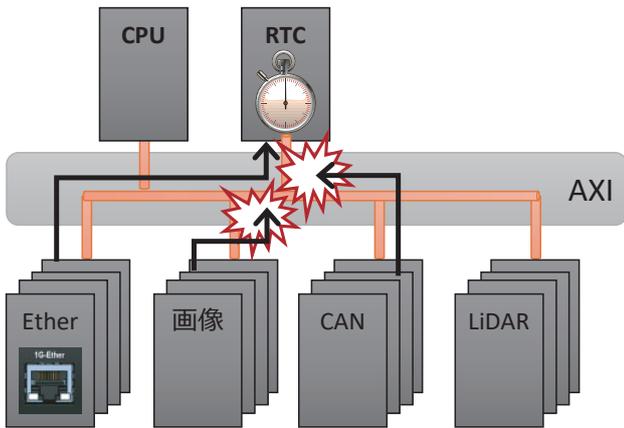


図6 RTC へのアクセス競合

4.4 RTCアクセス競合の解決

FPGA に実装したアーキテクチャの改善簡略図を図7に示す。

このなかで、RTCへのアクセスがAXIバスを通じて複数の機能ブロックから行われている。個々のバス上で特定の機能ブロック（この場合はRTC）にアクセスが集中するためバス競合が発生、排他処理による待ちが発生することが遅延の原因である。

そこで、RTCへの同時アクセスを可能とする回路(図7“代理RTC”と“専用バス”)を構築・実装し、同時にアクセスするすべての機能に対して同じ遅延時間（約50ns）で時刻が取得できるようにした。

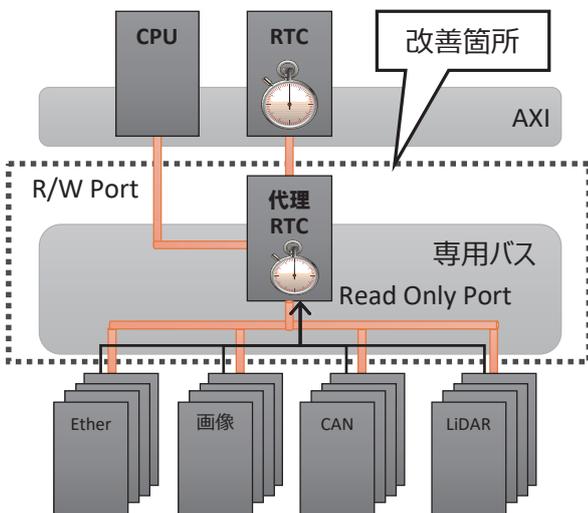


図7 アーキテクチャの改善

これにより、すべての時刻取得処理において、1 μ sの精度が保証できるようになった。最終的な打刻時刻のずれを図8に示す。

目標としていた、データへの打刻精度1msの精度保証に対して、実測で $\pm 6 \mu$ sの精度が実現できた。

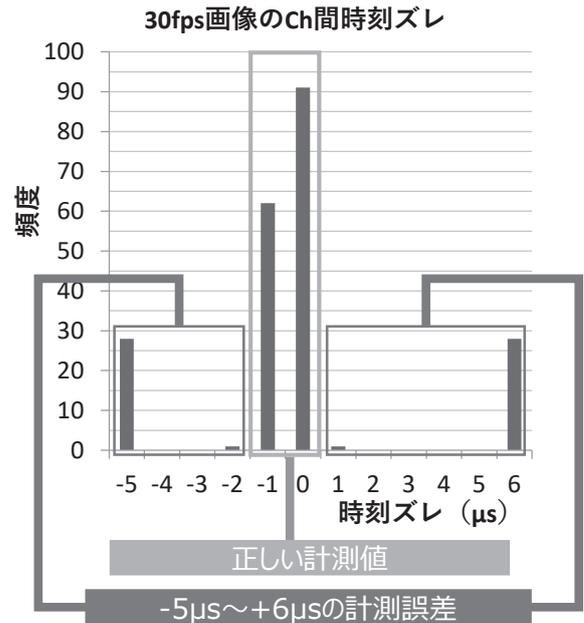


図8 打刻精度の実測結果

5. 大量データ処理への対応

自動運転を想定した場合の取り扱いデータ量は、画像やLiDARの情報が多くなることから、1秒あたり約1.2GBになる。この大量のデータを扱う際の課題と解決策を説明する。

5.1 既存のロガーにおける課題

TVなどの情報メディアで見かける自動運転システムの開発車両には屋根の上に搭載されたセンサ群とトランク内に大量のPCが搭載されている。トランク内の大量の機材のなかでPCが多くを占めているのは、通常車両に搭載されているような組み込みシステムをベースとしたアーキテクチャでは

そもそも必要となる膨大なデータ量进行处理するだけの能力がないため、大量のデータ进行处理するために高性能な CPU や GPU が必要とされるからである。

一方で、ロガーでは画像やデータの圧縮処理である程度の演算能力が要求されるが、最も重要なのは大量のデータを同時に処理できる並列性が求められる。

一般的に入手できるシステムで現在最も処理能力が高いと思われる高性能 PC においてもそのデータ処理能力が不足する可能性がある。これは、すべてのデータの転送処理に CPU ⇄ チップセット間接続にバスが使用され、その部分がボトルネックとなるからである。(課題①)

また、画像データについてはシミュレーション時に必要とされるデータ精度を考慮し H.264 など代表される不可逆圧縮は採用できないことから、一つのセンサのデータであってもデータ量が非常に大きい。このことから、データを記録するストレージへの書出しも一般的なファイルシステムでは性能が不足することから、この点についても対処する必要がある。(課題②)

5.2 処理の並列化 (課題①への対応)

打刻精度の向上を目的として FPGA を導入することを決めた段階で、大量データへの対応策として、処理の並列化を実施することを検討した。

具体的には、次の方針で設計を行った。

- ・データ種類ごとに処理ロジックを機能ブロック化
- ・機能ブロックはデータの入力 I/F ~ 出力用成型機能まで
- ・各機能ブロックは入力データ 1ch ごとに実装
- ・複数の機能ブロックからの出力データ I/F を統一し後段のストレージ書出し機能で容易に集約できるようにする

以上の方針をもとに、図 9 のような構造でシステムを構築した。実際に構築したロガーにて、過

負荷試験を実施し、想定される 1.2GB/s を超えるデータを入力しても問題なく、データを処理できることを確認。

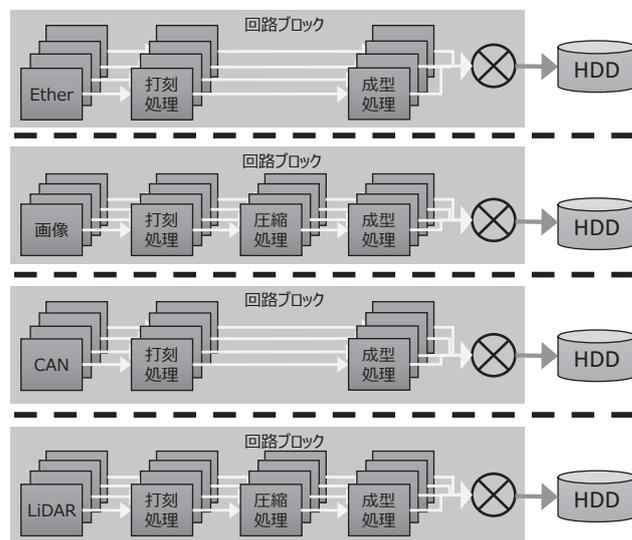


図 9 処理の並列化

5.3 書き込みの最適化 ⇒ 大量データの書出し (課題②への対応)

画像を含むデータは非常にサイズが大きい。1920 × 1080 (Pixel) のいわゆる Full-HD といわれる解像度の場合、可逆圧縮で圧縮した場合は、元のデータ量の 5 割程度にしかサイズが小さくならない。そのため長時間記録する場合は大容量のストレージが必要となる。

また、データ取得に際しては効率的な運用を行うためには、さまざまな状況を取得できるように長時間走行することが多い。そのため 1 日当たり 16 時間程度データを記録することが要求される。昨今データ容量の拡大と低価格化が進みかつ高速で書き込める SSD だが、現時点では絶対的な容量が不足するため採用できず、HDD での書き込み方策を検討した。

当社では、2015 年からこの問題への対応を行っており、FPGA からの書出し機能として、HDD を RAW フォーマット書き込みで使用している。

具体的には、HDDのヘッドを極力シークさせないことで、HDDの書き込み速度の理論限界に近い速度での書き込みを実現している。

これにより、HDDの理論書き込み速度の約90%以上の速度を維持しながら連続で書き込みを行うことができる。

6. 今後の展望

今回開発用データロガーとして確立した各種技術は、自動運転システムや先進安全運転支援システムでも必要となる技術である。今後はより信頼性の高いシステムを車両に搭載するためには、今回開発した技術を量産車に向けたものに適合させることが必須と考える。

同時に、MaaSをはじめとする新しい車両の使い方へ対応する中で、車両から収集されるさまざまなデータが商業的な価値を持ち始めている。データの商業利用にあたっては、個人情報などの保護はもちろんのこと、可用性や汎用性を確保するためにデータのフォーマットや精度などは共通化を図っていく必要がある。

そのため、今後は今回構築した資産の製品への適用を進めると同時に個人情報保護やデータの標準化への対応など、新しい技術の織り込みを並行して進めていく。

7. おわりに

自動車産業は100年に一度の大変革期といわれているが、その中核となるのがCASE（Connected・Autonomous・Shared・Electric）であり、その中でもAに当たるAD&ADASに関連する技術は非常に重要なものとなっている。

そのような中、当社ではDENSOグループの一員として、AD&ADASはもちろんのこと、Vehicle-ICTを中心としたCASEへの対応を進め、「人とクルマ、社会とクルマをつなぎ、自由で快適なモビリティ社会の実現への貢献」を目指している。本稿に紹介した技術をはじめ、モビリティ社会に新たな価値を提供すべく技術開発を推進していく。

謝辞

この技術の開発にあたり、ご指導いただいたトヨタ自動車株式会社様、トヨタ・リサーチ・インスティテュート・アドバンスド・デベロップメント株式会社様、およびご協力いただいた富士通九州ネットワークテクノロジーズ株式会社様にこの場をお借りして深く感謝いたします。

筆者紹介



井上 典昭
いのうえ のりあき

コネクティッド事業本部
先行システム開発部



小西 孝昌
こにし たかまさ

コネクティッド事業本部
先行システム開発部