

マイルド/マイクロハイブリッドシステム用 2電源システムの技術開発

Technology Development of Dual Power Supply System for Mild Hybrid System and Micro Hybrid System

三尾 恭規
Yasuki MIO

久永 将人
Masato HISANAGA

芝地 義徳
Yoshinori SHIBACHI

米崎 圭一
Keiichi YONEZAKI

藤田 嘉和
Yoshikazu FUJITA

山下 真史
Shinji YAMASHITA

要旨

2020年、2025年に向けて、自動車におけるCO₂排出規制が各国で強化され、ガソリンエンジン車に対してさらなる燃費改善が求められている。燃費改善アイテムとしては、従来のエンジン効率化などでは限界となっており、電気自動車やハイブリッド車といった電動化での燃費改善が必要となっている。その中でも安価に構成可能なマイルド/マイクロハイブリッドと呼ばれる2電源システムが各自動車メーカーで採用されている。

今回は当社で開発中の12V系2電源システムと、そこで使用されるデジタルDCDC、半導体リレーについて紹介する。

Abstract

CO₂ emission control in a vehicle has been being strengthened in each country, and further fuel efficiency improvement is required for gasoline engine vehicles toward year of 2020 and 2025.

As for the measure of fuel efficiency improvement, conventional methods such as high efficiency of engine and others reach their limit. Therefore the fuel efficiency improvement by electrification such as electric vehicles and hybrid vehicles is needed. Among them, a dual power supply system which is called mild hybrid system and micro hybrid system, which is able to be build a system at much lower cost, is adopted in each automotive manufacturer.

At this time, we would like to introduce 12V-based dual power supply system under development by DENSO TEN, digital type DC/DC converter, and semiconductor relay used in this system.

1. はじめに

世界各国では化石燃料消費とCO₂排出削減を目的として、段階的に燃費規制が厳格化している。このため、各自動車メーカーは販売する車両の平均燃費向上を迫られている(図1)。

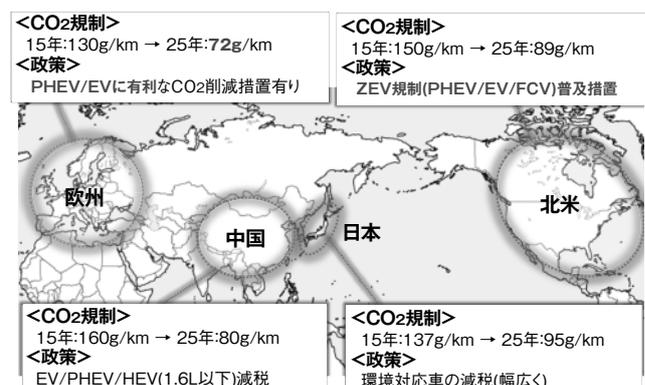


図1 各国の規制と政策

自動車メーカー各社は各国の規制に対応すべく、運転時にはCO₂を全く排出しない燃料電池車、電気自動車をはじめ、プラグインハイブリッド車、ハイブリッド車、アイドリングストップシステムなどさまざまなシステムを導入している(図2)。

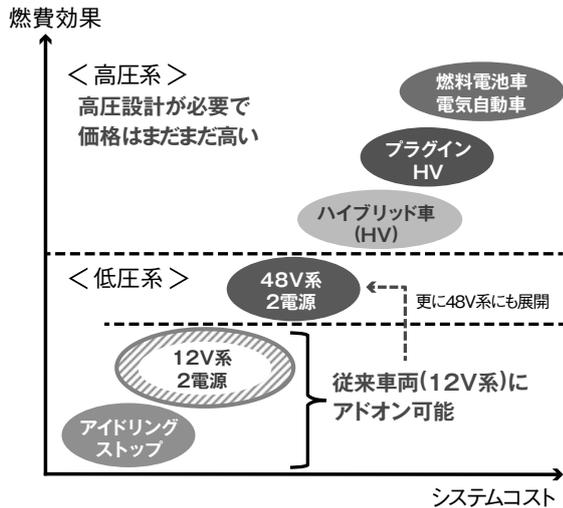


図2 燃費効果とシステムコスト

燃費効果が高いのは燃料電池車や電気自動車、モータによって走行を行うハイブリッド車だが、これらは高電圧設計が必要で、システムコストが非常に高い。このため、従来の車両にアドオンが容易な12V系2電源システムは今後も高い需要が予想されている。

2. 2電源システムとは

従来型の車両に簡単にアドオンできるアイドリングストップ機構は、現在ではほとんどの車種に搭載されるまでになった。アイドリングストップシステムは、車両停止時や停止直前にエンジンを停止させ、必要ときに素早く再始動を行うことで、ムダな燃料消費を軽減するシステムである。しかし、車両のエンジン始動とライトやナビなどの電源供給を一つのバッテリーで賄うシステムでは、始動時にバッテリーの電圧が低下し、ライトがちらつくなど商品性への背反がある。

そこでキャパシタやニッケル水素電池などの補

助電源を搭載し、状況に応じてエンジン始動用の電源とライトやナビなどの補機類用の電源を使い分けるシステムが導入された。これが2電源システムの始まりである。

その後、各社からさまざまなバリエーションの2電源システムが発売された。現在では、補助電源に用いる蓄電デバイスに充放電特性に優れた電気2重層キャパシタ(EDLC)やリチウムイオンバッテリー(LiB)を用いることで、車両減速時の運動エネルギーを鉛バッテリーよりも効率よく回収して燃費の向上を図るシステムが主流となっている。

現在主流の2電源システムは「減速エネルギー回生システム」と「マイルド/マイクロハイブリッドシステム」に大別することができる。「減速エネルギー回生システム」は、車両減速時のエネルギー回生による充電を行うが、車両の駆動アシストなどは行わず、電装品の電源とすることで燃料を用いた発電負荷だけを減らすシステムである。一方、「マイルド/マイクロハイブリッドシステム」は、蓄電デバイスに多くのエネルギーを蓄えることができるLiBを用いるとともに、発電機(オルタネータ)にモータ機能が備わったインテグレートッド・スタータ・ジェネレータ(ISG)を用いてエンジンのアシストを行う。ISGだけでは基本的に走行できないが、LiBに蓄えた電力でISGを駆動させることでエンジン負荷を減らし、さらなる燃費向上を図るシステムである。

次に実際の2電源システムの構成について説明する。図3が当社で開発中の2電源システムの構成である。

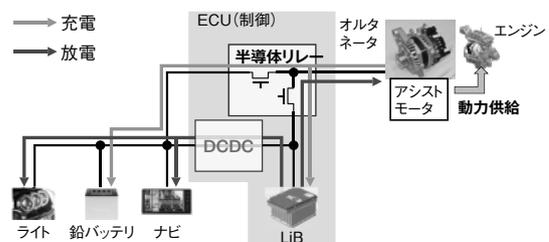


図3 2電源システムの構成

2電源システムは、LiB（又はEDLC）と、充放電経路を切り替えるためのリレー、DCDCコンバータ（以下、DCDC）で構成される。

充放電経路は車両の走行状態に応じて頻りに切り替える必要があるため、メカリレーではなく寿命で有利な半導体リレーを用いる。

また、DCDCを用いることによって、充電状態によって出力電圧が変化する蓄電デバイス（EDLCや3元系のLiBなど）を用いた場合の鉛バッテリーや補機側との電圧調整ができ、さらに供給電流を調整して蓄電デバイスの全容量を使い切ることで燃費効率を向上させる。

図4に鉛バッテリーと3元系LiB（一例）の電圧の関係を示す。LiBの残量が多い場合は、鉛バッテリーよりもLiBの電圧が高くなるため、降圧して電圧を鉛バッテリーと等しくし、供給電流を補機が消費する電力だけに絞ることでLiBからムダな電流が放電されることを防ぐ。残量が少ない場合は逆に昇圧を行う。

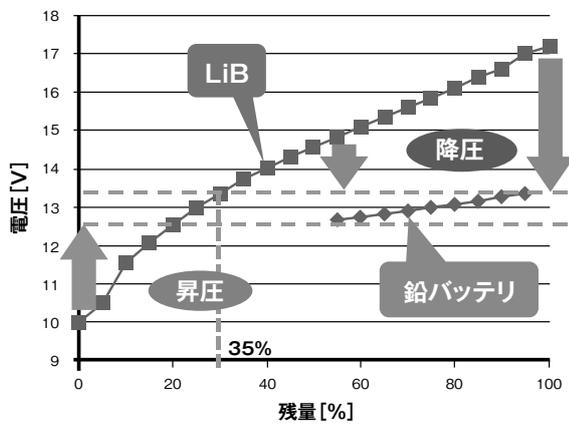


図4 LiBの電圧特性と鉛バッテリー電圧の関係

当社の2電源システムでは、図5のように、車両の走行状態に応じてリレー/DCDCを最適に制御することで省燃費化を目指す。

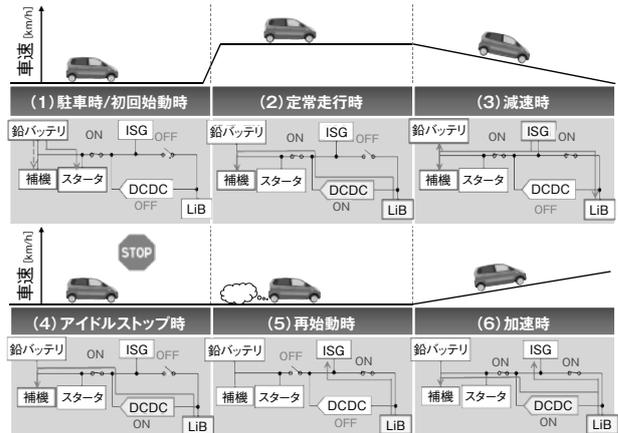


図5 車両走行状態とリレー/DCDCの動作

(1) 駐車時 / 初回始動時

低温時の始動性などを考慮し、鉛バッテリーからスタータを駆動し、エンジンを始動させる。

(2) 定常走行時

LiBからDCDCを経由して、補機が消費する分だけの電流を供給し、鉛バッテリーの負荷や燃料発電を最小限にする。

(3) 減速時

ISGとLiB、鉛バッテリーを直結し、最大限の充電を行う。

(4) アイドルストップ時

LiBからDCDCを経由して補機が消費する分だけの電流を供給し、鉛バッテリーの負荷や燃料発電を最小限にする。

(5) 再始動時

LiBからISGを駆動して再始動を行う。鉛バッテリー側のリレーを切り離しておくことで、鉛バッテリーの電圧低下が起こらないようにする。

(6) 加速時

LiBからISGを駆動してエンジンのアシストを行うとともに、DCDCを経由して補機が消費する分だけの電流を供給し、鉛バッテリーの負荷や燃料発電を最小限にする。

以上のように、走行状態に応じて動作状態を素早く効率的に切り替えるためには、半導体リレーとDCDCの高性能化が不可欠である。

そこで、当社が開発するデジタルDCDCと半導

体リレーを次項以降で紹介する。

3. デジタル DCDC の開発

2 電源システム中における DCDC の役割は前述のとおり、鉛バッテリーと LiB 間の電圧調整にある。この機能を成立させるためにわれわれは『デジタル DCDC コンバータ』（以下、デジタル DCDC）を採用した。ここではその特徴と選定理由について述べる。

3.1 従来の DCDC との違い

従来の DCDC は、制御部にフィードバックした電圧、電流をアナログ値として処理し、出力 MOS のスイッチングタイミングを生成する。これは主にアナログ IC を使用して実現される（図 6）。

この方式に代わり、マイコン（以下、DCDC マイコン）にてデジタル処理するものがデジタル DCDC である（図 7）。

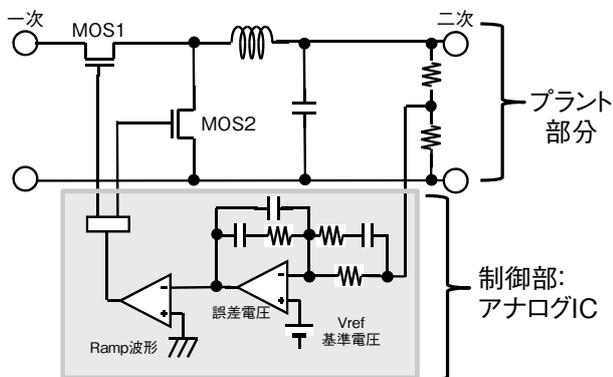


図 6 アナログ式 DCDC（電圧フィードバック）

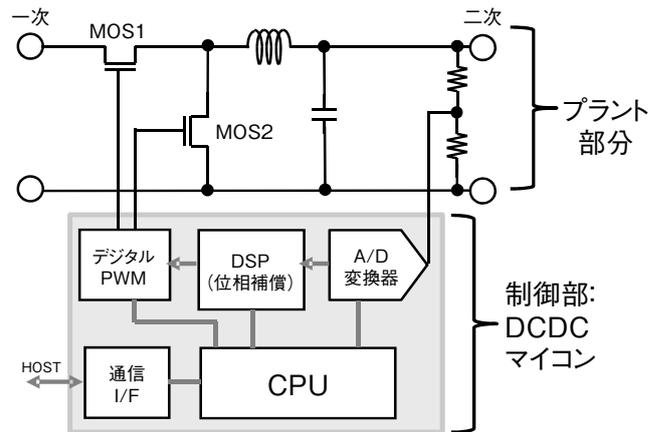


図 7 デジタル式 DCDC（電圧フィードバック）

制御部の構造を比較すると、アナログ式では処理の仕様（ゲインやフィードバック対象）を変更する場合、物理的に IC や回路を作り変える必要がある。これに対し、デジタル式ではソフトを変更するだけで対応が可能である。

さらに、あらかじめシミュレーション上でプラント部分（DCDC 部分）のモデルを作成しておけば、DCDC マイコンのモデルとシミュレーション上で結合が可能で、試作品の作成前にシステム全体の機能確認、特性確認ができる。

このように、デジタル DCDC はモデルベース開発に非常に向いており、開発工数の低減にも貢献する。

3.2 デジタル DCDC のメリットを生かす工夫

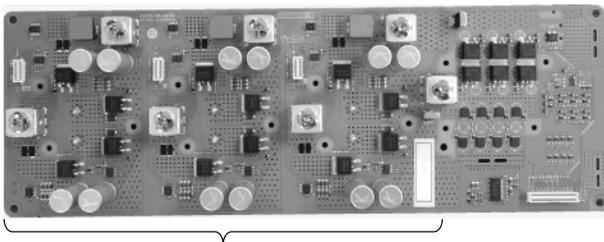
(1) 大電流出力への対応

DCDC マイコンはアナログ IC 同様に高価な部品であるが、大電流化に対応する上ではアナログ IC よりも有利である。それは、既存のアナログ IC よりも多くの DCDC を、DCDC マイコン 1 個で同時に制御できるためで、大電流対応時にはコストメリットが期待できる。

大電流化のためには、マルチフェーズ化が有効な手段である。マルチフェーズ化とは、例えば 150A の電流出力ができる DCDC を設計する場合、50A の DCDC を 3 並列にして、それぞれの位相を

120°シフトさせてスイッチングする方式である。一定以上の大電流では、1回路でDCDCを構成すると素子の発熱が大きくなりすぎ（発熱は $P=RI^2$ で表され、電流が2倍になると損失は4倍になる）、そのため部品や放熱構造が大型になる。さらにリップル電流も大きくなるため、電解コンデンサの数量が増加するという課題がある。

これに対し、アナログICより多くのDCDC（Hブリッジで4回路、ハーフブリッジであれば8回路）を同時制御できるDCDCマイコンの強みを生かして、マルチフェーズ化を採用した。結果、損失低減により放熱構造重量の低減とコイルの小型化ができた。さらに、リップル低減により、電解コンデンサの削減も可能となった。図8にその試作品のDCDC部を示す。



50AのHブリッジDCDCを3並列 = 150A

図8 マルチフェーズのデジタルDCDC

なお、量産化に向けてはマルチフェーズ化により変動する回路サイズとコストのバランスが課題となるが、図9のようなDCDCのフェーズ数とコスト/サイズの関係調査を行い、優先項目に応じて選定する。

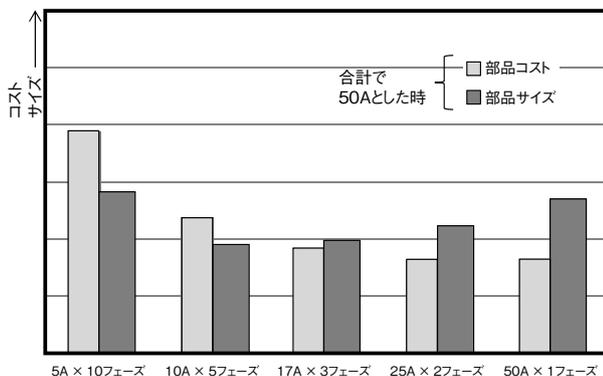


図9 最適な50Aの構成検討

(2) 昇圧/降圧の効率向上

車載におけるDCDCの効率向上の目的は、サイズや重量据え置きでDCDCの連続稼働時間を延ばすこと、放熱構造が簡素になって重量が低減できること、ほかの補機類の搭載を大きく変更することなく空きスペースに搭載できるようになることである。

これらを実現するため、下記①、②の織込みを現在検討中である。

① 2種類のMOSの使い分け制御

DCDCの損失を検証した結果、最悪条件では、損失全体の約50%が図10に示すMOSのスイッチングロスとオン抵抗ロスという結果であった。

例えば48V～12Vへの降圧だけを図7で考えてみると、MOS1は1周期のうち25%がオン、75%がオフ、MOS2はその逆となる。MOS1の25%オンの中で、スイッチングロスとオン抵抗ロスの比率を比較すると、この時間内のスイッチングロスの割合は大きくなる。オン時間が短ければ短いほどこの傾向は顕著となる。逆にMOS2はオン時間が75%と長いので、オン抵抗ロスの割合が大きくなり、オン時間が長ければ長いほど顕著となる。

よって、スイッチングロスの少ないMOSをMOS1に、オン抵抗が小さいMOSをMOS2にという具合に、それぞれに特性の異なるMOSを選定して使い分ければ効率を改善できる。これは図7のようなハーフブリッジでの降圧だけの話であるが、この回路はさらに昇圧にも使用でき、昇圧の場合はMOS1とMOS2のオン時間の関係は逆になる。

すなわち、昇圧/降圧の両方でこのDCDCを使用する場合の効率を向上させるには、MOS1にはスイッチングロスに有利なMOSとオン抵抗ロスに有利なMOSの2種類を並列配置して使い分けられるようにする必要があり、MOS2にも同じことがいえる。よってMOSへの信号線は4本必要となる（アナログ式は通常2本）。そしてそれらを常にロスが最小となるようにリアルタイムで2種類のMOSを使い分ける制御を考えなければなら

らないためロジックは複雑になるが、DCDCマイコンならソフトによって柔軟かつ最適なロジックを構成することで対応できる。

②ソフトスイッチング

ソフトスイッチングはMOSにかかる電圧と電流のタイミングをずらすことによって、MOSのスイッチングロスを低減して発熱を抑制する技術である。

図10はその効果のイメージで、PはMOSの損失、Vdsはドレイン-ソース間電圧、Idはドレイン電流である。VdsとIdの重なりがなくなることによってMOSの損失Pが低減できていることがわかる。これにより放熱にかかるコストを削減できる。

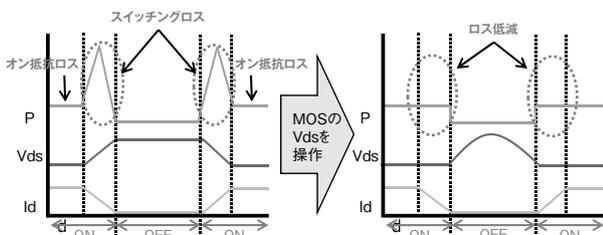


図10 ソフトスイッチングの原理(一例)

ソフトスイッチングの回路はアクティブクランプ方式という、共振状態を人工的に作り出せる方式の採用を検討している。これは、高電圧2電源システムへ対応する場合に、高電圧用の絶縁型DCDCで応用が可能となるためである。複雑な共振タイミングの生成が求められるため、DCDCマイコンの特性を生かすことができる。小型、軽量、低コストのDCDC開発のために、今後も新技術に注目していく。

4. 半導体リレーの開発

4.1 従来のメカリレーと半導体リレーの違い

従来のメカリレーのオン/オフ寿命は、おおむね数万~数十万回である。その理由は、可動部の摩擦による劣化や、接点部分の電気スパークによる劣化などである。さらにメカリレーの特徴として、接点動作時に

動作音がしたり、サイズや重量が大型であったり、大電流が流れている途中でオフすると電圧サージが発生するため、電圧サージの抑制部品が必要であるということが挙げられる。特に、われわれが2電源システムで想定している数百Aオーダーの電流帯で使用するメカリレーは、数百g~数kgという重量となる。

これに対してMOSに代表されるようなスイッチング半導体に置き換えたものが半導体リレーである(図11)。

半導体であれば、物理的に可動部や接点がないので劣化もなくオン/オフ寿命は半永久的である。さらに、小型で重量も数g~数十g程度と軽い。

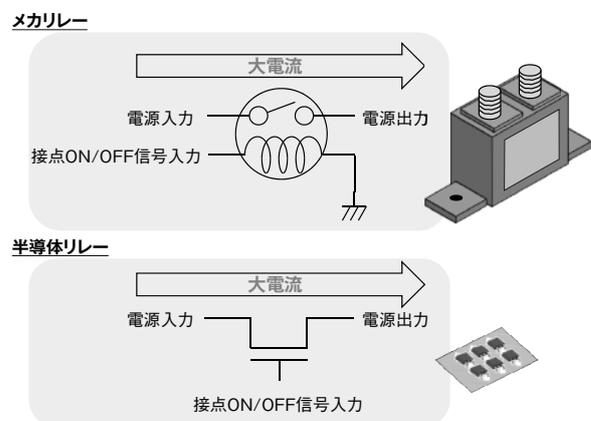


図11 メカリレーと半導体リレー

4.2 半導体リレーのメリットを生かす工夫

(1) 電圧サージ対策

上述でメカ式では電圧サージが発生すると述べたが、半導体リレーでも電圧サージは発生する。ただし、半導体リレーは制御の仕方によって電圧サージを抑制でき、これによって抑制部品を削減できる。

その方法は、MOSが完全にオフするまでの過渡時間を長くすることである。

電圧サージの計算式は、

$$E = -L \frac{di}{dt}$$

で与えられることからわかるように、電流の時間変化率(di/dt)が発生電圧、すなわち電圧サージ(E)の大きさに直結する。よって、オフまでの時

間を長くして電流の時間変化率を小さくして電圧サージを抑制している。

しかし、それだけではMOSのオフ時のスイッチング損失が増加してMOSを破壊する可能性があるため、安全動作領域内に収まるように、許容される電圧サージと過渡電流とオフまでの時間の組み合わせが重要である。

(2)MOS 並列接続時の OFF 時間ズレの吸収

図12のように並列に接続されたMOS1とMOS2があるとする。それぞれのオフの閾値電圧を V_{th1} 、 V_{th2} とする(図13)。 V_g はコントローラからの信号電圧である。MOS1、MOS2共に V_g のタイミングが同じだと V_{th1} が高い場合はMOS1が先にオフして、MOS2にはMOS1に流れていた分の電流 I_{d1} も流れてしまう時間が発生する。すなわち、想定外の2倍の電流が流れて、MOS2は最悪の場合破壊する。

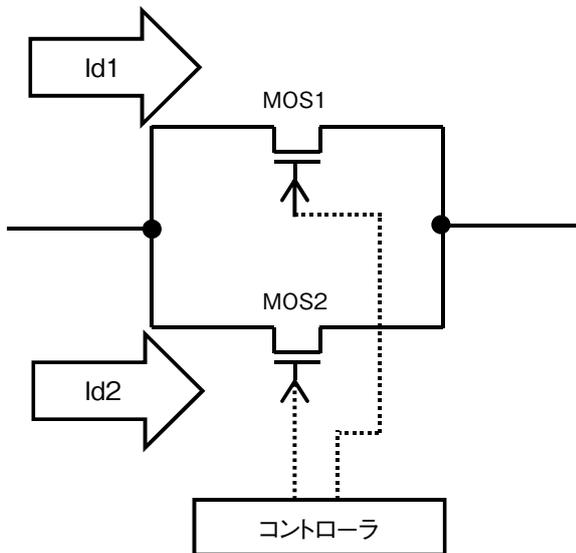


図12 MOSの並列接続

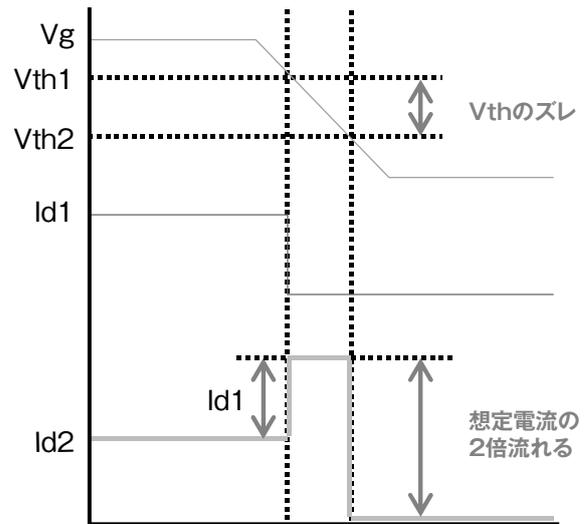


図13 V_{th} の違いによる影響

この解決案として、製品出荷時に実装された全てのMOSの V_{th} を測定して、その V_{th} の固有差をコントローラからのオフ指令出力のタイミング調節で吸収することを検討している。半導体リレーだからこそ固有差を定量的に定義することができ、制御に反映することができる。

5. おわりに

当社が現在開発中の12V系2電源システムと、そこで使用するデジタルDCDCと半導体リレーの開発について述べた。

低圧系(12~48V)の分野は、これから大きく需要の見込まれるシステムであり、特に48V系マイルドハイブリッドシステムは、欧州勢の大々的な投入が確実で、急速に成長する無視できない市場となる見込みである。

こういった市場動向の変化を捉え、今後の製品開発、要素開発にタイムリーに反映して、製品性能を向上させ、市場の期待に応えていく。

筆者紹介



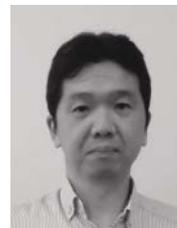
三尾 恭規
みお やすき

AE 技術本部
パワーエレクトロニクス
技術部



久永 将人
ひさなが まさと

AE 技術本部
パワーエレクトロニクス
技術部



芝地 義徳
しばち よしのり

AE 技術本部
パワーエレクトロニクス
技術部



米崎 圭一
よねざき けいいち

AE 技術本部
パワーエレクトロニクス
技術部



藤田 嘉和
ふじた よしかず

AE 技術本部
パワーエレクトロニクス
技術部



山下 真史
やました しんじ

AE 技術本部
パワーエレクトロニクス
技術部