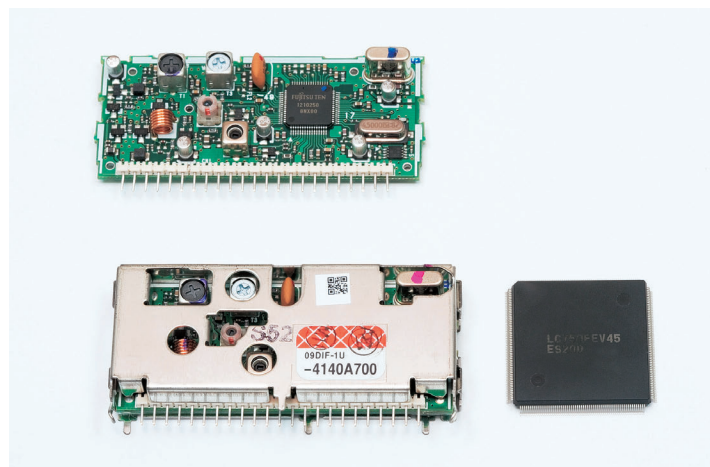


09オーディオプラットフォームの開発

Development of 09CY Audio Platform

吉田 昭	Akira YOSHIDA
松長 裕数	Hirokazu MATSUNAGA
林 照明	Teruaki HAYASHI
中川 清隆	Kiyotaka NAKAGAWA
藤田 嘉和	Yoshikazu FUJITA
山川 靖弘	Yasuhiro YAMAKAWA



要 旨

カーAV製品は、デジタル技術の進化に伴い、CD、DVD、HDDとデジタルメディアが主流となり、放送メディアにおいても多種多様なデジタル放送が各国で始まっている。一方でアナログメディアであるAM/FMラジオにおいても、さらなる受信性能の向上が要求されている。

このような背景からAM/FMラジオのIF以降をデジタル処理したプラットフォームを05CYより採用した。しかし、各種仕様に対応・拡張性を考慮したため、廉価CDラジオ一体機ではコストが割高であった。

今回、CDラジオ一体機に特化し、性能向上と機能の最適化を図ったプラットフォームを開発した。本稿では、機能概要と特徴および主要技術について説明する。

Abstract

With the development of digital technology, the mainstream digital media for use in car AV products has changed: from CD, DVD to HDD. In terms of broadcasting media, various types of digital broadcasting have begun in countries all over the world. While in AM / FM radios, further performance improvement is required.

Under these circumstances, from 2005CY we introduced the digital processing platform for the circuit blocks of AM / FM IF and thereafter. However it became relatively expensive for a low-grade CD-tuner, because it had too many various specifications.

Therefore, we developed a new platform with improved performance and optimized functions, dedicated to a CD-tuner. In this paper, we set out the function outline, characteristics and main technology involved.

1

はじめに

CDチューナに代表される従来オーディオ製品は、厳しい価格競争の波にさらされている。従来オーディオの領域で、他社に勝つためには、画期的な原価の低減を実現すると共に、性能面での差別化が重要である。また他の製品との共通設計を図ることで加工費の低減を図ることも重要である。

今回、09年モデルのCDラジオ一体機に最適化して小型化と画期的なコストダウンおよび受信性能向上を図り、また各OEMお客様向けに共通展開が可能なラジオプラットフォームを開発した。

2

開発の狙い

2.1 背景

当社のDIF処理ラジオ（Digital IF：IF以降のデジタル処理ラジオ）は、05年モデルOEM向けカーAV製品より搭載しており、09年モデルにおいては、3世代目に当たる。

1世代目のDIF処理ラジオの開発当初、当社が担当するOEM製品の仕様を全てカバーできるラジオ・オーディオ統合LSI（ラジオDSP＋オーディオDSP）がなく、お客様ごとの仕様に添った最適なLSIを採用したため、オーディオプラットフォームの共通化ができなかった。

2世代目にあたる07年モデルにおいては、OEM製品全仕向けに対応できる当社カスタム仕様の統合LSIを企画・開発した。これにより、オーディオプラットフォームの共通化が可能になり、開発効率の向上と大幅なコストダウンをすることができた。

しかし、その反面、各種機能・拡張性を盛り込んだことで、廉価CD一体機のコストが割高になった。

今回は、2世代目の07年モデルの性能を踏襲しラジオのさらなる性能アップを実現しつつ、廉価CD一体機に特化した当社カスタム仕様のLSIを開発した。

2.2 ラジオ・オーディオLSIとCD LSIの統合化の狙い

ラジオBE部（Back end部：ラジオのIF以降を指す）のデジタル処理化に伴い、ラジオ部、オーディオ部が統合化された。本モデルにおいては、さらなるラジオの受信性能向上とともに、新たな取り組みとしてCD制御部、圧縮オーディオ信号デコード部も統合し、1パッケージ化することで、部品点数の削減、基板の省スペース化およびコストダウンを狙いとした。

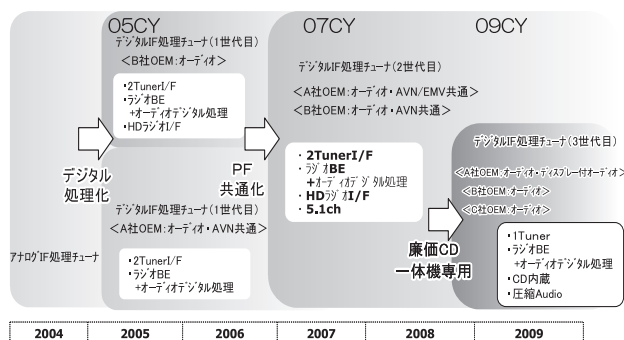


図1 当社DIF処理ラジオロードマップ

Fig.1 Roadmap of FUJITSU TEN DIF Processing Radio

3

全体システムの概要

3.1 ラジオ受信性能の向上

1、2世代目DIF処理ラジオで開発した受信アルゴリズムを踏襲し、さらに受信性能を向上させた。特に最近増加しているアンテナアンプ付車両を考慮し、無信号時のノイズに着目したアルゴリズムを新たに採用した。

3.2 省スペース化

CD制御、圧縮オーディオ（WMA,MP3,AAC）信号デコード用LSIとラジオ・オーディオ処理用LSIをMulti Chip Package技術にて、1パッケージ化し基板の省スペース化を実現した（LSIチップ面積：▲20%）。

3.3 廉価CD一体機に機能特化

OEM向け廉価CD一体機用に機能を特化し、不要な機能（合成ダイバシティー機能、HD機能、5.1ch再生機能）を削除した。これにより、大幅なコストダウンを実現した。

3.4 その他

内部サブマイコン（ラジオ、オーディオ、CD制御）搭載により、セット側のシステムマイコンの負荷を低減した。仕向け先に合わせたラジオ受信特性および車室内構成による音場補正をセット側システムマイコンより係数設定が可能ため、ハードによる変更は不要である。

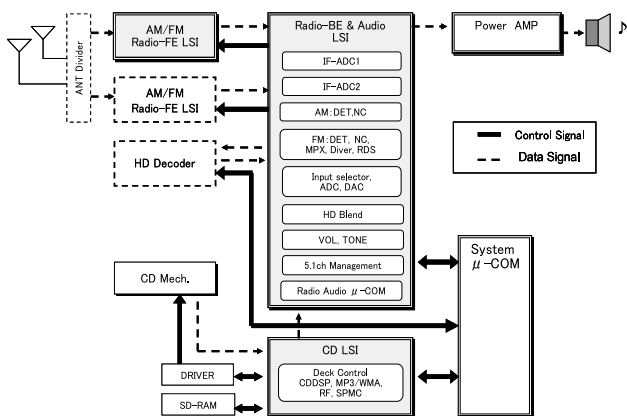


図2 従来品システムブロック図 (07年モデル)

Fig.2 System Block Diagram of Conventional Product (07 model)

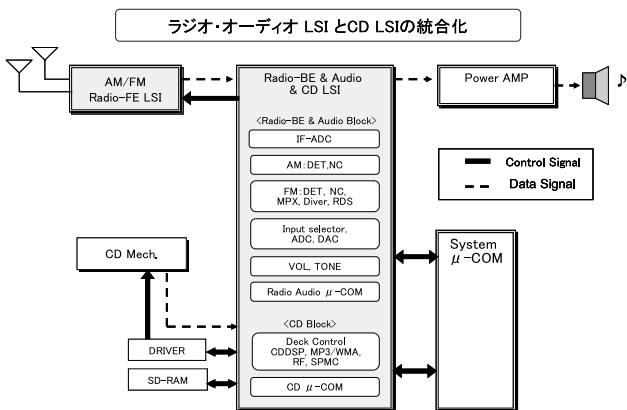


図3 開発品システムブロック図 (09年モデル)

Fig.3 System Block Diagram of Developed Product (09 model)

4

デバイス開発

4.1 デバイス構成

ラジオ、オーディオ、CD制御の基本システムは、下記の二つのデバイスで構成される（このデバイス構成と、デバイス内の概略ブロック構成を図4に示す）。

- ①Radio Front-End LSI
- ②Radio Back-End & Audio & CD LSI
(Radio/Audio/CD統合LSI)

また、②の統合LSIは下記の5Blockから構成される。

- (1) System/Radio/Audio Controller
- (2) Radio Back-End Block
- (3) Audio Processing Block
- (4) CD Controller
- (5) CD & MP3/WMA/AAC Decoder Block

(1) , (4) のController Blockは、内蔵CPUにて制御する。これらにより、システムマイコンからはコマンドベースでの制御を可能とし、システムマイコンの制御負荷低減を可能としている。また、Radio/Audio/CDの各ブロックは、

ハードウェア処理とソフトウェア処理（DSP）により構成される。

各搭載CPU/DSPの処理能力（ビット幅／動作Cycle）は、以下の通りである。

- ・ System/Radio/Audio Controller CPU :
32bit, 17.64 MHz
- ・ CD Controller CPU :
8bit, 17.64 MHz
- ・ Radio/Audio/MP3,WMA,AAC Decoder DSP :
24bit, 135 MHz

4.2オーディオ処理構成と入出力端子機能仕様

オーディオ処理ブロックの構成を図5に示す。オーディオ信号の入出力仕様を表1に示す。このオーディオ構成により、異なる音源のミキシングを含めたオーディオ処理の実現を可能としている。

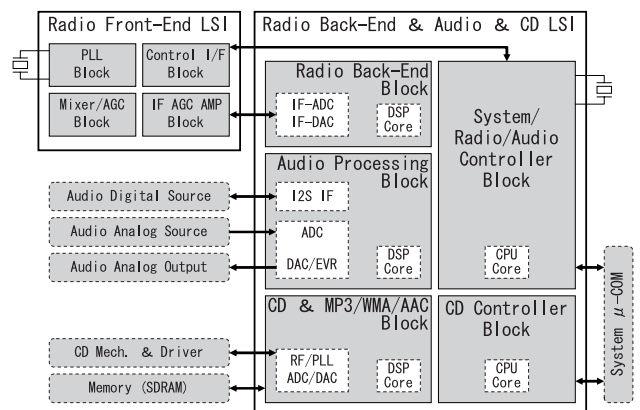


図4 デバイス構成図

Fig.4 Device Configuration Diagram

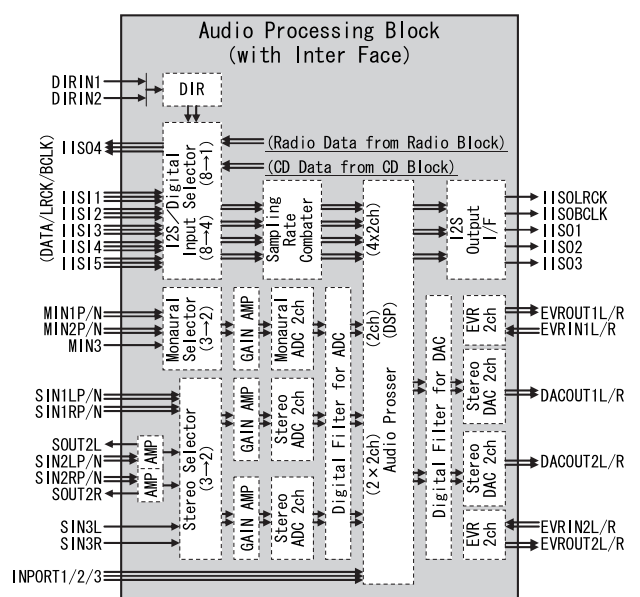


図5 オーディオ処理ブロックの構成

Fig.5 Diagram of Audio Processing Block

表1 オーディオ入出力信号仕様
Table 1 Specifications for I/O Audio Signal

入出力	種類	入出力系統	Audio (DSP) 処理可能信号
入力	デジタル	I2S PORT	5系統
		DIR PORT	2系統 (排他)
		(Radio Block)	1系統
		(CD Block)	1系統
	アナログ	Balanced PORT	2系統
		Single PORT	1系統
		Balanced PORT	2系統
		Single PORT	1系統
出力	デジタル	I2S PORT	1系統
	アナログ	I2S PORT	3系統
		DAC PORT	4ch
		EVR PORT	4ch

4.3 統合化 (CD内蔵) へ向けての取り組み

機能統合 (Radio/Audio/CD) に対する課題として、以下の対策を実施した。

- ①ノイズ対策
- ②最大電流量検討と低消費電力モード対策
- ③フェールセーフ処理対策

①ノイズ対策

統合化により、複数のアナログ回路 (Radio用IF-ADC/DAC, Audio用ADC/DAC/EVR, CD-Servo用RF/PLLなど, システムPLLなどシステムクロック生成回路) と、デジタル回路 (異なる動作周波数のブロック回路) が混在し、端子数も多ピン化する。よって、今回の統合化では、まず、各アナログ回路と端子 (グループ単位) の最適配置 (干渉性のあるブロックの分離配置など) を実施したのち、最適電源配置手法 (LSIレイアウト設計手法) とLSI内での電源間の容量付加等による電源強化対策にて、ノイズ軽減対策を実施している。

②最大電流量検討と低消費電力モード対策

統合化による電流量増加を各ブロック単位にて概略見積りを行うことにより、設計前にパッケージ耐熱との整合性判断を実施した。また、このブロック単位の消費電流量見

積り結果は、上記のブロック配置にも活用し、パワー (電流量) 分散も考慮したブロック配置を実施している。さらに、ブロック単位 (および機能単位) での低消費電力モードを構築することにより、各動作状態が最小電流で動作可能となる回路を実現している。

③フェールセーフ処理対策

多機能搭載により、個別ブロック単位でのフェールセーフ処理機能を構築し、Radio/AudioとCDは個別復帰が可能なシステムを構築している。この本処理の概略は、4.4で説明する。

4.4 フェールセーフ機能

デバイス構成に示した通り、本デバイスは異なる機能と、複数のCPU/DSPを搭載している。よって、CPU/DSPの暴走含む異常動作に対して、機能単位でのフェールセーフ (異常判断と復帰) 処理を構築することにより、システムマイコンでの処理軽減や、異常に対しての高速対応を可能とした。以下に一部フェール処理内容をまとめる。

- ・デバイス内蔵のController (Radio/Audio系とCD系) 単位での暴走検出通知手段の構築。

Radio/Audio系と、CD系の2ブロックから、CPU/DSPの暴走検出通知として、個別のウォッチドッグタイマーエラー信号出力を構築した。端子出力による通知手段と、個別の暴走通知手段により、暴走に対する早急な対処方法と、個別ブロックでの対処方法の構築を可能としている。

- ・デバイス内蔵のController (CPU) によるデバイス内部での異常判断および自己復帰と通信通知の構築。

各内蔵CPUにより、Radio/Audio系とCD系で、個別に異常判断処理を実施している。また、異常内容によっては、自己 (デバイス自身での) 復帰処理も一部実施している。これら異常結果や自己復帰に関しては、通信を通してシステムマイコンにて逐次判断可能であり、システムマイコンによる対応 (復帰) 処理も追加変更を可能としている。

さらに、Radio/Audio系は、System, Radio, Audio系での個別判断、CD系では、CD再生、圧縮オーディオ再生系のような個別判断と、細分化することにより、異常内容単位での個別復帰も可能なシステムを構築している。

- ・コマンド形態 (通信) に対しての異常判断

本デバイスの制御は、コマンドベースとしての制御方法であり、通信の判断 (コマンド内容の判断) をデバイス内で実施する。このコマンド単位の通信結果 (異常/正常判断) もシステムマイコンにて確認可能であり、コマンド通信単位での復帰処理も可能なシステムとした。

5

新規開発機能

5.1 ノイズ収束点浮き防止 (AM)

近年、車両のラジオアンテナは、従来のパッシブアンテナに代わり、ガラスアンテナ、ショートポールアンテナなどのアクティブアンテナが主流になってきている。

それにもない、無信号時のノイズレベルの浮きが問題となっている。

従来は、検波入力用に制御されたAGCの制御信号を元にSメータを算出していたが、図6に示すように、Sメータ検出用にAGCを用意することで、2ndary AGC (S-meter DC検出用) 入力前に狭帯域フィルタを施すことが可能となった。

この結果、弱電界ノイズなどの影響を抑え、無信号時のノイズレベルの浮きを抑えることができた。

ショートポール用アンテナアンプを組合せた時のAM1信号特性を以下に示す。

図7が従来モデル、図8が今回モデルである。どちらもアンテナアンプがないときは同じ特性を示している。

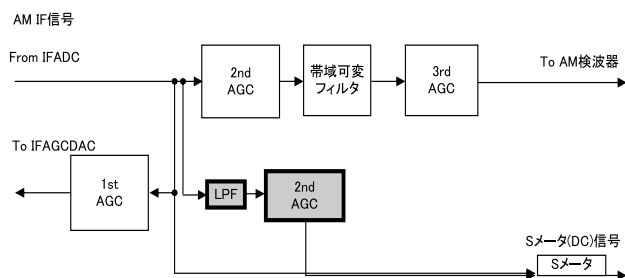


図6 SメータDC部 ブロック回路
Fig.6 Block Circuit of DC Part S-meter

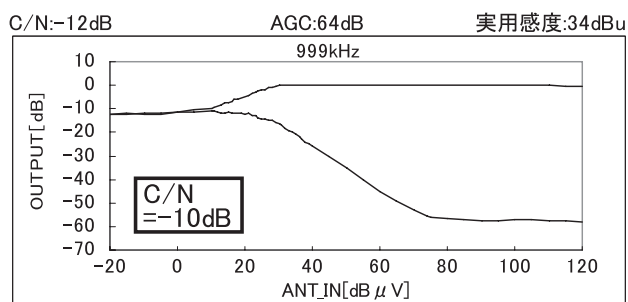


図7 従来モデル (07PF) にショートポール用アンテナアンプを組合せた時1信号特性
Fig.7 One Signal Characteristic of Conventional Model (07PF) with Antenna Amplifier for Short Pole Combined

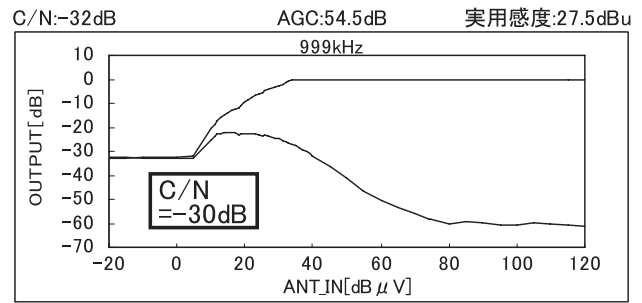


図8 今回モデル (09PF) にショートポール用アンテナアンプを組合せた時1信号特性
Fig.8 One Signal Characteristic of New Model (09PF) with Antenna Amplifier for Short Pole Combined

5.2 ノイズ収束点浮き防止 (FM)

FMにおいては、弱電界時は、IF信号においてランダムノイズにより、包絡線が穴のように落ち込んだ箇所（楕円の部分）が発生することに着目し、ある閾値よりも低い値である状態が何回か連続して続いた場合をホール状態として検出すればアンテナアンプの影響なく弱電界を検出できると考えた。ホール検出のイメージ図を図9に示す。

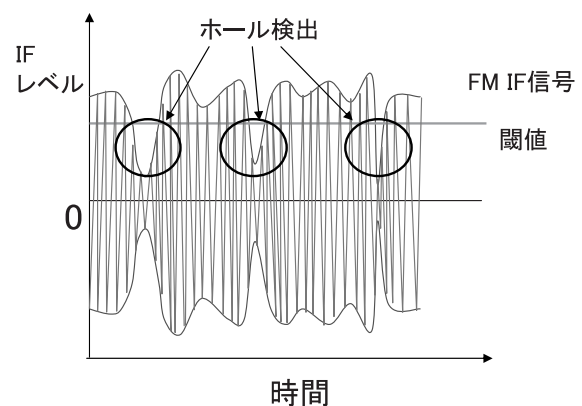


図9 FM弱電界検出イメージ図
Fig.9 Detection Image of FM Weak Electric Field

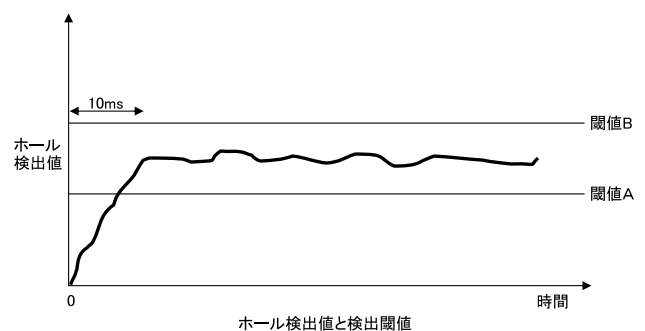


図10 ホール検出量と閾値の関係
Fig.10 Relation between Hole Detection Amount and Threshold

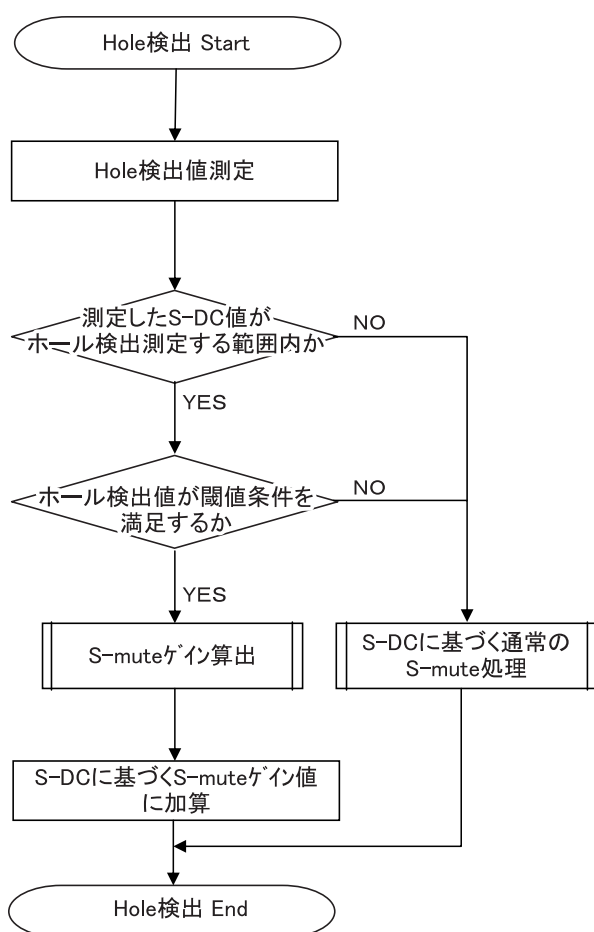


図11 ホール検出によるソフトミュート処理

Fig.11 Soft-mute Processing following Hole Detection

図10に示すように、ホール検出値に二つの閾値を設け、図11のアルゴリズムでミュート量を制御する。

- ①測定したS-DC値が閾値（値はパラメータ可変）以上のときは、ホール検出は行わない。
- ②ホール検出値が閾値A（値はパラメータ可変）を上回れば、ホール検出に基づくS-mute処理を行う。
- ③ホール検出値が閾値Aを下回れば、ホール検出結果はS-muteに反映させない。通常のS-DCに基づくS-mute処理を行う。

以上の処理により、無信号時のノイズレベルの浮きを抑えることができた。

5.3 CDシーケンサ

以下、CD部について説明する。今回開発したシステムではソフト負荷を軽減し、ソフト容量の低減と処理速度UPするため、従来ソフトウェアで処理していた制御をLSI内部でROM化したシーケンサ（CPU）で処理するようにしている。その事でCD制御プログラム容量を低減し、これまでのCD専用制御マイコンを製品制御マイコンに統合し、CD再生機能とRDS機能の同時動作を実現することができた。またROM化することで処理の高速化が図れ、Disc挿入開始から再生までの時間を短縮することができた。

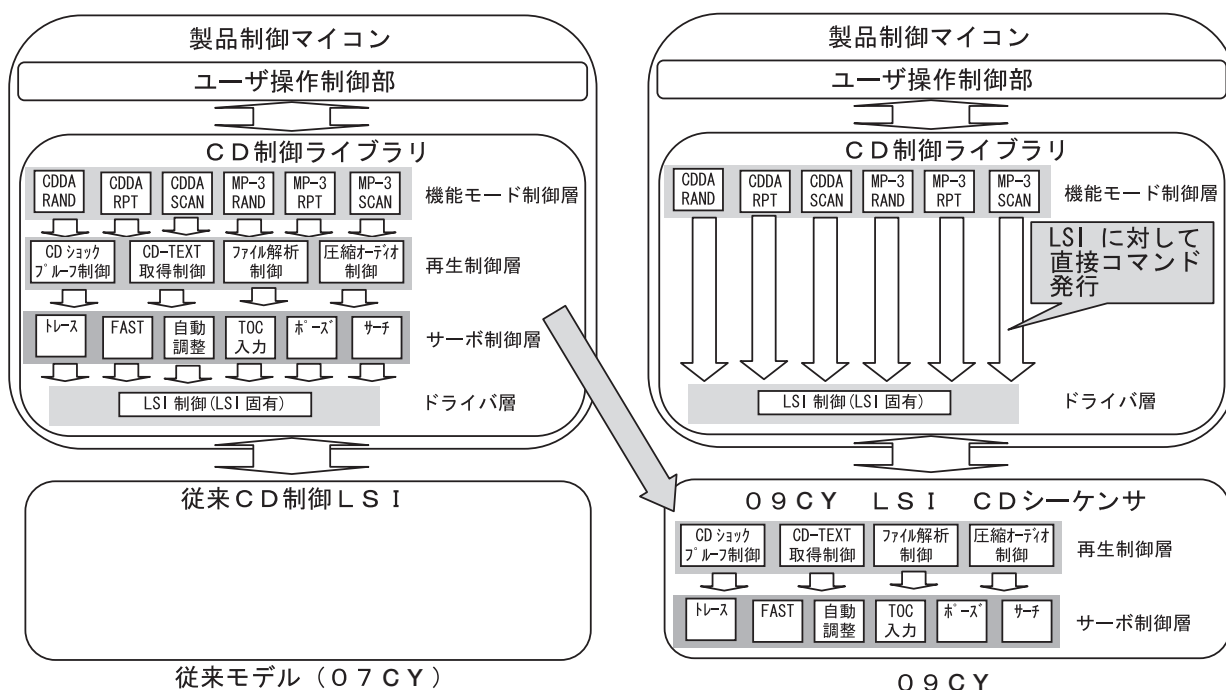


図12 CD制御ファームウェアブロック図

Fig.12 Block Diagram of CD Control Firmware

表2 挿入から再生開始時間 (シングルCD)

Table 2 Required Time from Insertion to Replay Start (Single CD)

	従来機種 (s)	09PF (s)
CDDA Disc	10.8	8.6
MP-3 Disc	13.7	9.7

CDシーケンサをLSIに内蔵したが、従来のソフト制御部分は車載CDデッキとして性能・機能面のノウハウが折り込まれている。これまで当社の思想を損なうことのないように、開発初期よりLSIメーカとDRを積み重ねながらシーケンサの中に下記の機能を織り込んでいった。

- ・ショックブールフのメモリ残量により最適なリトライを行うように機能追加。劣悪な振動環境でもノイズや音飛びを発生させない。また音飛びまで至った場合でもユーザに気付かせない処理とした。
- ・CCCD (コピーコントロールCD) や規格外CDを再生するための処理を織り込み。
- ・フェールセーフ処理の追加
- ・リトライ機能の強化
- ・エラーコード情報の出力機能
- ・再生中のAGC機能追加

5.4 CD読み取り性能の向上

車載機器では開発途上国などの使用される国や地域によっては、埃・砂塵といった劣悪な環境で使用されることが避けられない。それらの対策としてこれまでは外部からの埃の進入を防ぐことと考えてきた。しかし、車載機器はスロットインメカで開口が開いていることや限られたスペースでの放熱性の問題で完全に密閉は困難であり、埃が進入しレンズが汚れても再生できる耐力が求められるようになってきた。

そこで09PFでは入力ゲインの調整幅を3倍に拡大し、レンズ汚れ耐性を20%以上向上させた。

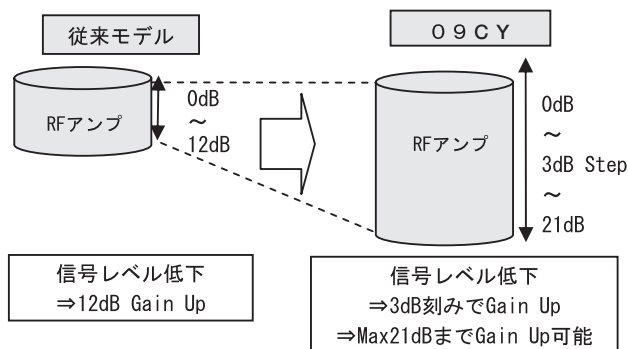


図13 制御ゲイン可変量の拡大

Fig.13 Variable Amount Expansion of Control Gain

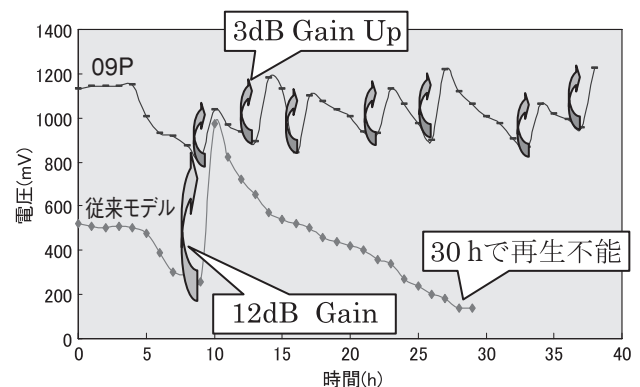


図14 砂塵試験での効果比較

Fig.14 Comparative Efficacy with Dust Test

市場には反射率の異なるさまざまなディスクがある。ゲイン調整Stepを3dBStepにしたことはそれらのディスクを最適な状態で再生することにも効果的であり、従来機種以上の再生性能を確保できている。

5.5 エラーコードによる品質の向上

車載用のCDプレーヤーは、外部からの振動や高温・低温といった劣悪な環境下で使用される。そのためにエラーが発生してもユーザが気付かずにリカバーする強力なフェールセーフがソフト上に織り込んである。そのことでユーザは家庭と同じように音楽を楽しむことができるのである。しかし、フェールセーフによってリカバーしてしまうことにより評価で検出できないこともあり、NTF (No Trouble Found) や低頻度不具合の低減が課題となってきた。

今回の開発では、NTFや低頻度不具合の撲滅に向けて、ユーザに対して現れない現象も含めて異常な動作を検出し原因を特定するための情報を不揮発性メモリに蓄積するしくみをソフトウェアに組みこんだ。

- ・ソフトが検出した異常状態
- ・フェールセーフ起動内容
- ・ディスク種別情報・ディスクの再生時間 (アドレス)
- ・ディスク個別に実施するサーボ系の調整結果
- ・温度情報

といった情報が不揮発性メモリに蓄積される。

問題発生時の分析だけでなく、耐久動作などの信頼性試験・各国より集めた粗悪メディア試験・実車での悪路走行試験後に不具合現象が発生しない場合でも、全てエラーコードの良品解析を行った。それにより現象に現れないような制御上の問題も検出が可能で、開発段階で全ての問題を潰しこむことができた。

6

効果

以上のように、従来以上のラジオ性能、CD性能を確保した上で、図15に示すように省スペース化（LSIチップ面積▲20%）およびコストダウンを実現することができた。

本プラットフォームは08年より、OEMお客様用として各地仕向け用に量産されており、現在当社のCD一体機の主力プラットフォームとなっている。

7

おわりに

今回、CD一体機に特化し、性能とコストの最適化を図ったプラットフォームを開発することができた。

要旨にも述べたように現在、多種多様なデジタル放送が各国で始まり主要メディアとなりつつある。

今後、さらなるラジオ性能の向上を実現しつつ、他のデジタルメディアを考慮したプラットフォームの開発に取り組んでいきたい。

最後に、本システムの開発にご協力いただいたデバイスメーカーの方々および、関連部署の関係各位に感謝いたします。

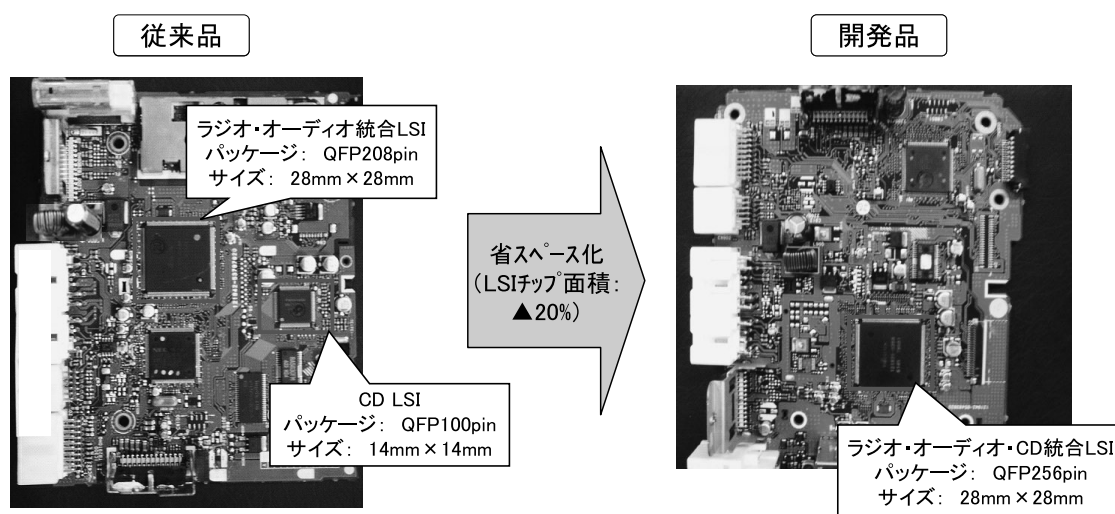


図15 開発品と従来品を搭載したCD一体機のメイン基板比較

Fig.15 Comparison of Main Printed Boards in CD-tuners Equipped with Developed Product and Conventional Product

社外執筆者紹介



吉田 昭
(よしだ あきら)

1989年入社。以来、デジタル信号処理用のLSI開発に従事。現在、三洋半導体株式会社 カスタムLSI事業部 デジタルチューナーシステム開発部に在籍。

筆者紹介



松長 裕数
(まつなが ひろかず)

1984年入社。以来、アンテナ、チューナモジュールの開発、設計に従事。現在、富士通テンテクノロジー 第二エンジニアリング部に在籍。



藤田 嘉和
(ふじた よしかず)

1989年入社。以来、CD、DVDデッキの設計・開発に従事。現在、CI本部 コンポーネント事業部 デッキ技術部 DBチームリーダー。



林 照明
(はやし てるあき)

2001年入社。以来、オーディオヘッドユニットの設計・開発に従事。現在、共通技術本部 技術開発統括部 放送技術開発部に在籍。



山川 靖弘
(やまかわ やすひろ)

1982年入社。以来、ミリ波デバイス開発/LSI開発に携わり、2007年よりチューナ開発に従事。現在、富士通テクノロジー 第二エンジニアリング部 第二設計チームリーダー。



中川 清隆
(なかがわ きよたか)

2001年入社。以来、チューナLSIの開発に従事。現在、共通技術本部 技術開発統括部 放送技術開発部に在籍。