

2001年モデル用ラジオチューナICの開発について

Development of tuner IC units for the 2001 Model

松	本	豊	Yutaka Matsumoto
平	賀	洋 仁	Hirohito Hiraga
坂	井	雄 大	Takehiro Sakai
濱	井	正 明	Masaaki Hamai
橋	本	行 博	Yukihiro Hashimoto
堀	本	学	Manabu Horimoto
大	田	雄一郎	Yuichiro Ohta



要 旨

カーAV製品は、デジタル技術の進展に伴い、CD、MD、DVDと多機能化の一途を辿っており、加えてナビゲーションの普及により、機能の差別化や小型化、価格競争が一層激化している。

そのような環境にあって、次期オーディオ開発においては、IC技術や要素技術を駆使した画期的コストパフォーマンスを実現させることが急務である。

今回紹介するチューナICは、それらに対応すべく2001年モデル用ラジオに向けて株式会社東芝 セミコンダクター社と開発したものであり、生産性・機能・コストに優れたICを開発した。

本稿では、開発したICの機能概要と特徴、および、主要技術について紹介する。

Abstract

With the development of digital technology, car AV products have become increasingly multi-functional with the advent of the CD, MD and the DVD. Additionally the increasing popularity of car navigation is resulting in intensified competition in the differentiation of features, miniaturization and prices.

In this environment, an urgent task in the development for future audio systems is to achieve groundbreaking cost performance by exploiting IC and key technologies.

The Tuner ICs introduced here were developed in conjunction with the Toshiba Corporation Semiconductor Company to meet the needs for 2001 model radios. The developed ICs provide productivity, multiple features and cost performance.

This paper presents the overview of functions and features in the newly-developed IC, together with the major technologies applied.

1

はじめに

近年、オーディオ製品に比べ、ナビ製品など的高額製品の売上げが伸びている。そのような中で、オーディオ製品としては、品質確保と価格競争力を維持することが、正に生き残りをかける最重要課題の一つである。

これらを実現していくには、ICプロセス技術の進化に代表されるように、画期的な先進技術を織り込んだ製品を短期間で作る必要性があった。

製品の要素部品であるラジオチューナの開発においても同様な考えから、今回その核となるICの開発から取組んだ。

チューナに対する様々なニーズや技術的課題、さらには短期開発という課題があったが、過去のIC開発ノウハウの活用やICメーカーのご協力などによりコストパフォーマンスの高いICを開発することができたので、以下に紹介する。

尚、本ICは2000年12月より当社の標準チューナとして製品に搭載されている。

2

開発のねらい

本ICについては、以下の点を考慮して開発を行った。
性能向上

- ・マルチメディア機器の普及からTVやナビなどに電波妨害を与えないよう局部発振器からのエミッションを低減する。

- ・音質改善アイテムとして、チューナ部では従来の課題であったFM隣接妨害受信時のノイズ低減と高音質の両立を図る。また、オーディオ処理部（電子ボリューム）をIC機能に取り込む中で、基本性能であるS/Nを向上する。

小型化

- ・微細プロセスICを採用し、さらなる機能統合を進め、部品点数削減と同時に小型化を実現する。(図-1)

品質向上

- ・部品点数削減により、半田付け品質の向上を図る。
- ・従来のマニュアル調整を全自動化し、調整精度向上を図る。

全世界共通設計

- ・チューナの向け先毎のハードを共通化する。

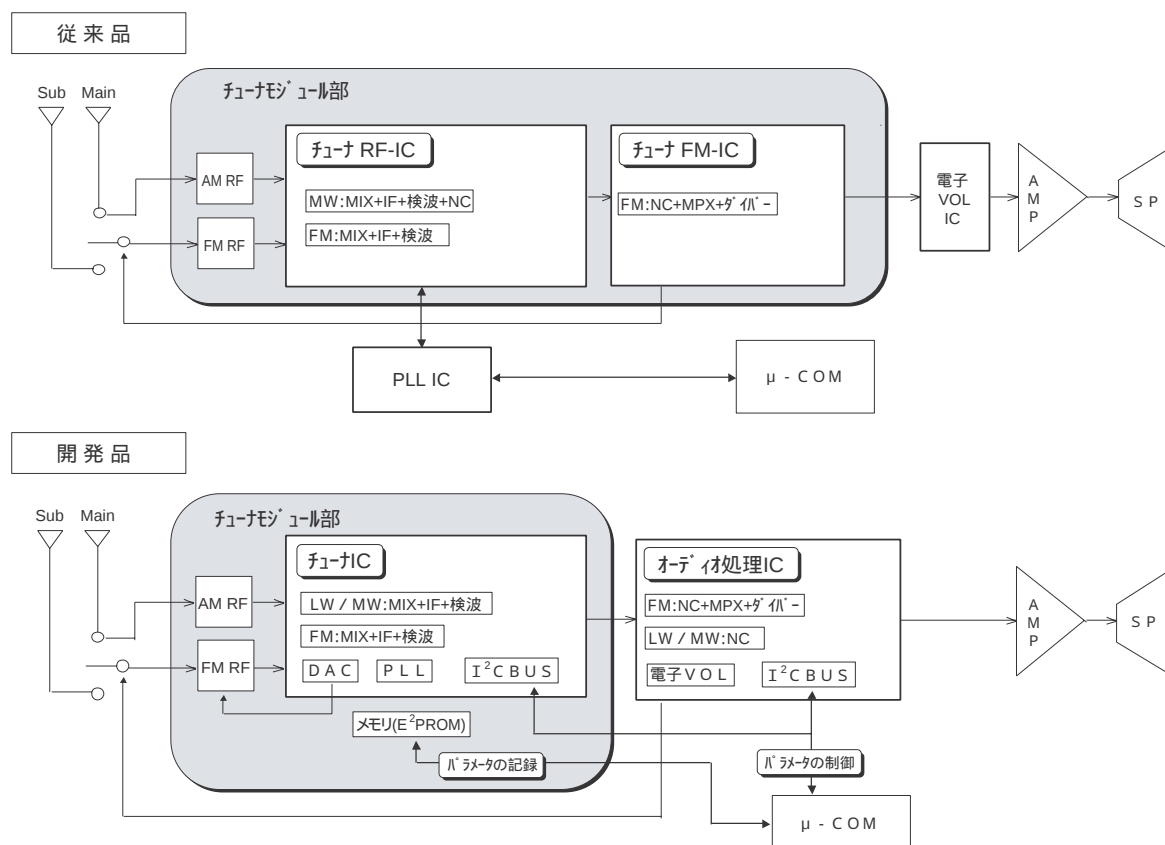


図-1 システムブロック図（従来品との比較）

Fig.1 System block diagram (comparison versus conventional product)

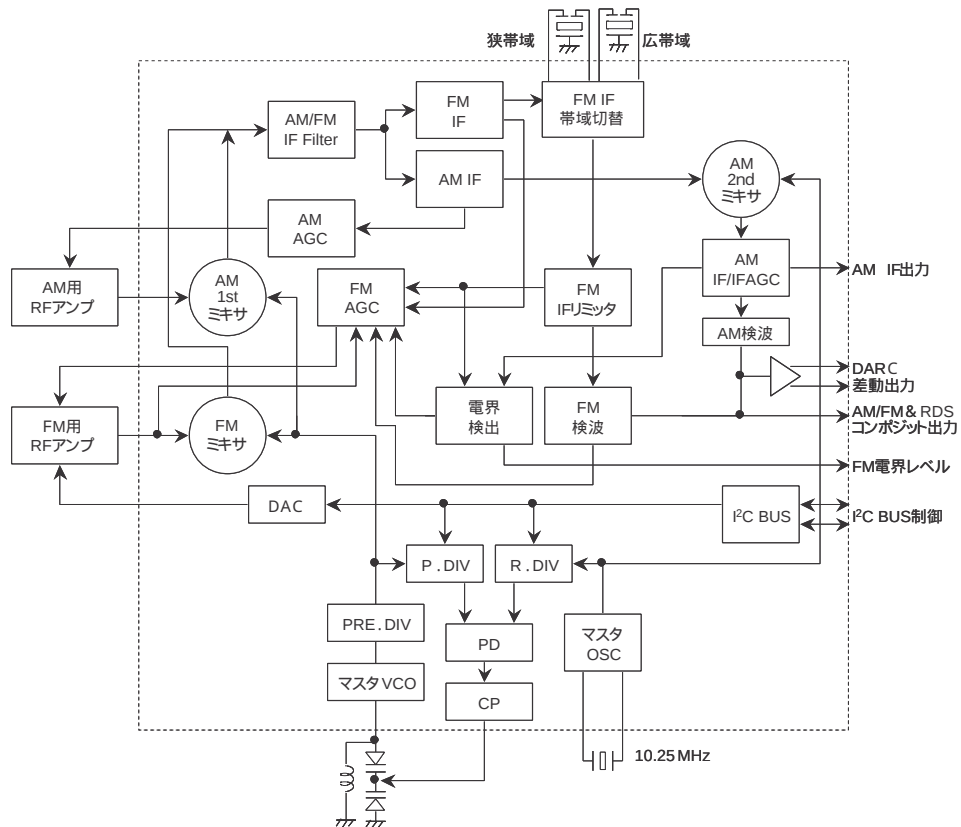


図-2 チューナICブロック図

Fig.2 Tuner IC block diagram

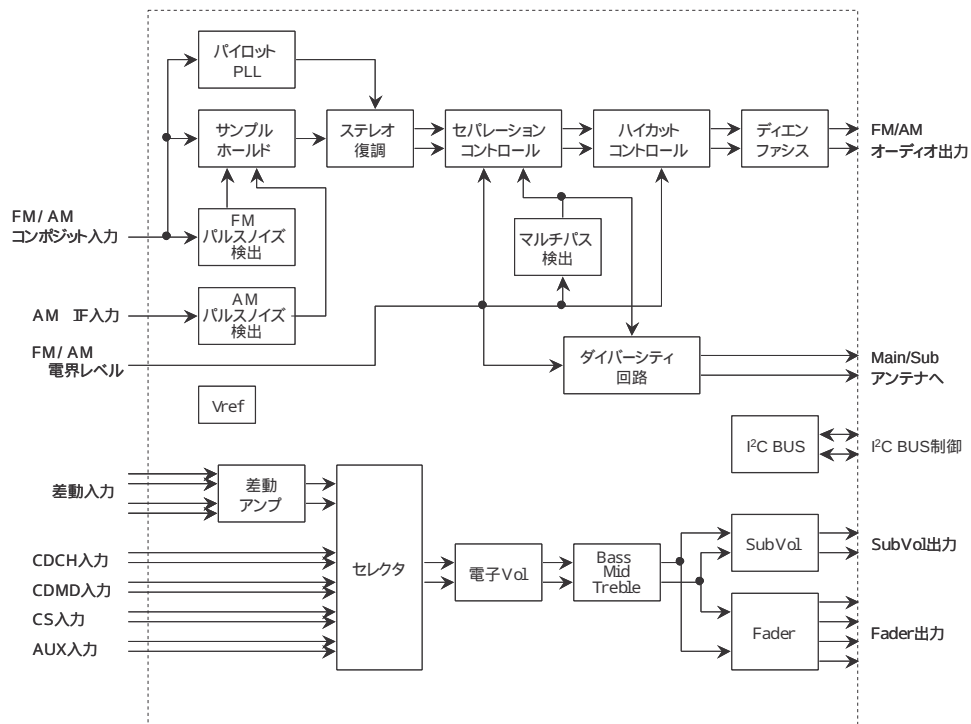


図-3 オーディオ処理ICブロック図

Fig.3 Audio processing IC block diagram

3

ICの概要

3.1 ブロック構成

従来のPLL IC, 電子ボリュームIC, チューナIC (RFプロセッサ, FMプロセッサ) の4個のICを $0.6\mu\text{m}$ BiCMOS 微細プロセスによりチューナIC, オーディオ処理ICの2個のICに統合した。その構成は下記内容を考慮した。

必要ピン数 消費電力 汎用パッケージの使用

チューナや電子ボリューム性能を実現する最適な分割チューナICは,

- ・AMチューナ部: 全世界対応でアップコンバージョン採用
- ・FMチューナ部: 隣接妨害改善のためIF帯域切替採用
- ・PLL部 (AM/FM): 中耐压プロセス採用
- ・シリアルバス制御回路: I²C BUS採用から構成される。(図-2)
- オーディオ処理ICは,
- ・FMノイズキャンセラ部: サンプルホールド時間可変
- ・ステレオ復調部: スwitching方式採用
- ・オートマチックセパレーションコントロール部: マルチパス検出, セパレーションコントロール
- ・ダイバーシティ部: マルチパス比較検出採用
- ・AMノイズキャンセラ部
- ・電子ボリューム部: セレクタ (5ch), 電子ボリューム, Bass/Mid/Treble, SUBボリューム, Faderにより構成。
- ・シリアルバス制御回路: I²C BUS採用から構成される。(図-3)

● NPNTrサイズ比較

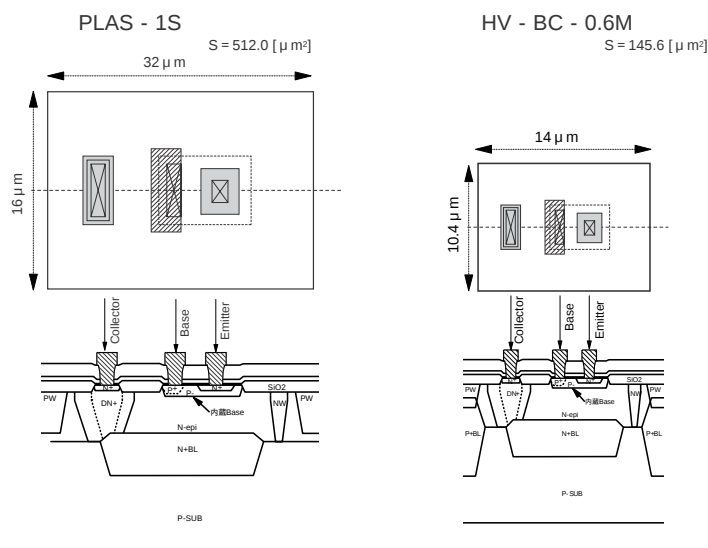


図-4 NPNトランジスタサイズ比較
Fig.4 Comparison of NPN transistor sizes

3.2 プロセスについて

チューナおよびオーディオ処理ICの多機能化を可能にした要素として, 半導体プロセスの微細加工技術の進展と, 12V中耐压CMOSトランジスタの混載が上げられる。本ICでは, HV-BC-0.6M (High Voltage Bi-CMOS Process $0.6\mu\text{m}$ Midium) を採用し, オーディオ用途に最適なミックスドシグナル対応を図っている。詳細は以下のとおりである。

高速バイポーラトランジスタを実現

従来のバイポーラプロセス: PLAS-1Sの $f_t(\text{max})=1.8\text{GHz}$ @NPNを大幅に上回る9GHzを達成しながらも耐压は12Vをキープし, 業界トップクラスの高速・高耐压性 ($108\text{GHz}\cdot\text{V}$) を実現している。(図-4)

CMOSトランジスタ搭載によるミックスドシグナル対応

バイポーラのNPNおよびPNPトランジスタに加え, 5V仕様CMOSトランジスタを搭載している。このため, マイクロコンピュータとのBUS通信や, 各種ロジック処理を可能とした高速ミックスドシグナル対応のICを実現可能とした。

中耐压CMOSトランジスタの搭載

5V仕様CMOSトランジスタに加え, 12V仕様CMOSトランジスタを搭載することができる。このため, PLL部のチャージポンプや, 高い相互変調指数を要求されるチューナ系高速リニア回路, およびオーディオ系アナログスイッチ等に最適なパフォーマンスを実現している。

4

新技術の開発

開発のねらいを実現するために、以下のような新技術を開発した。

4.1 FM IF帯域切り替え

本機能は、FM IF信号が通過するセラミックフィルタを、隣接妨害受信時に狭帯域なセラミックフィルタに切り替えることにより、帯域制限を行い、隣接妨害を防ぐ機能である。(図-5)

通常FM IF帯域は、広帯域のセラミックフィルタを使用している。

隣接妨害を受けると、IF帯域内に妨害波が被ってくることにより混信が発生する。この混信成分を検知し、あるレベル以上になるとセラミックフィルタを狭帯域に切り替える。切り替え時に発生するノイズは、波形整形を行うことにより除去する。

このことにより、IFに隣接局が被らず、妨害波の混信を防いでいる。

また、マルチパスや過変調時のIF帯域切り替えの誤動作を防ぐ機能を設け、良好な受信性能を実現した。

図-6は、隣接妨害を受けた時の、帯域切り替え有無による性能差である。このように、妨害レベルに対して、S/Nのとれる領域が広がっており、隣接妨害を受けるような地域においても、良好な受信が保てる。

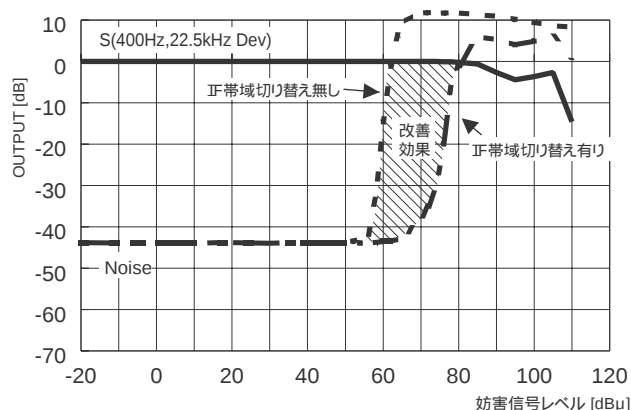


図-6 隣接妨害特性における帯域切り替えの効果
Fig.6 Effects of bandwidth switching on adjacent-channel interference immunity characteristics

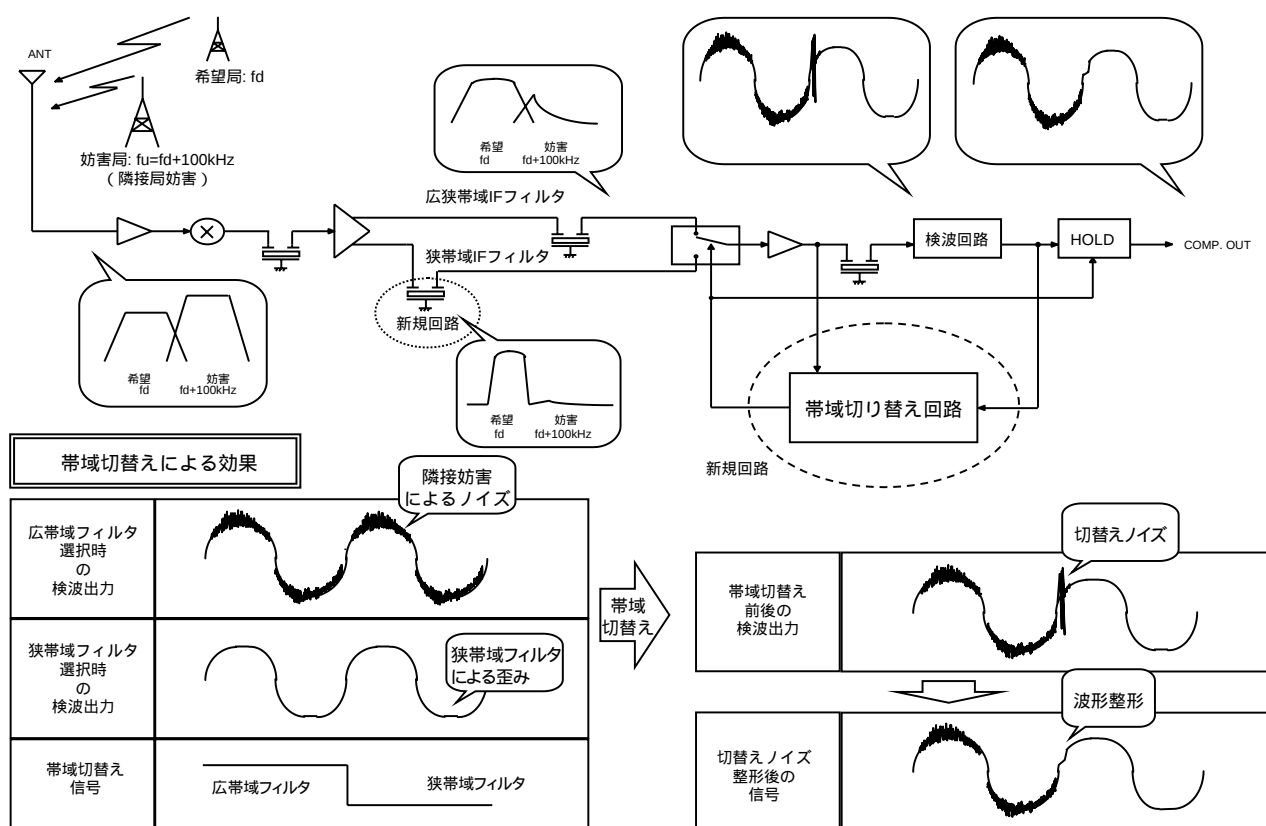


図-5 FM IF帯域切り替え動作説明図
Fig.5 Schematic diagram of FM IF bandwidth switching operation

4.2 エミッションの低減

TV受信機，GPS信号受信機の統合化が進む中，カーAV機器への搭載を目的としたラジオチューナにおいて，それら他機器の受信品質に悪影響を与えるエミッションの低減は大きな要求項目である。

また，ICのプロセス技術の進展により， f_t が大幅に向上し回路の高速動作が可能となる一方，高速スイッチング回路からのスプリアスノイズの増加が懸念される。

本ICでは，従来品よりもエミッションを低減するために，ICのピンレイアウト(電源，GND)，回路等を工夫しエミッションの低減を図っている。

詳細は以下のとおりである。

ICのピンレイアウト

チューナICにおいて，エミッションの主要因となる回路ブロックは，発振回路（VCO），高速スイッチング回路（ミキサ），PLL部である。それぞれのブロックに専用の電源(4PIN)，GND端子(4PIN)を設けショートループで電流が完結する構成とし，各ブロック間のアイソレーションと，外部への輻射レベル低減を実現した。

また，上記を含め全端子(84PIN)の28%（従来品10%）に電源(8PIN)とGND(16PIN)端子を割り当てる構成により，各ブロック間の干渉(自己受信妨害)による性能劣化を低減した。

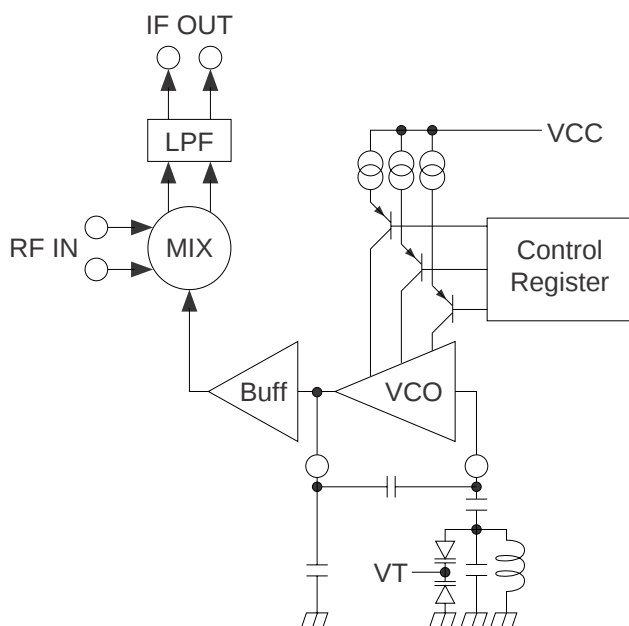


図-7 エミッション低減方策
Fig.7 Emission reduction measures

回路による方策

特にスプリアスノイズを多く発生するVCOとミキサの出力部には，ダイナミックレンジと周波数特性を考慮しつつLPF(ロー・パス・フィルタ)を設けた。

また，VCO回路のドライブ電流に3パターンの設定を用意し，製品状態でエミッションレベルのチューニングを可能とした。(図-7)

トランジスタのディメンジョン操作

先に述べたように，半導体プロセスの微細化により，回路動作の高速化が可能となる反面，高速スイッチング回路でのスプリアスノイズが増加する場合がある。

そこで，該当ブロックであるミキサ部の差動対によるスイッチング回路に於いて，トランジスタサイズ(ディメンジョン)を操作することにより，必要な周波数帯域の確保と不要な領域のスプリアスノイズ低減の両立を実現した。

上記方策により図-8のような改善効果が得られた。

【エミッション妨害例】

・ FM受信局 79.2MHzの場合

$$68.5(\text{MHz}) \times 3 = 205.5(\text{MHz}) \dots \text{TV10ch妨害}$$

・ FM受信局 82.3MHzの場合

$$71.6(\text{MHz}) \times 22 = 1575.2(\text{MHz}) \dots \text{GPS妨害}$$

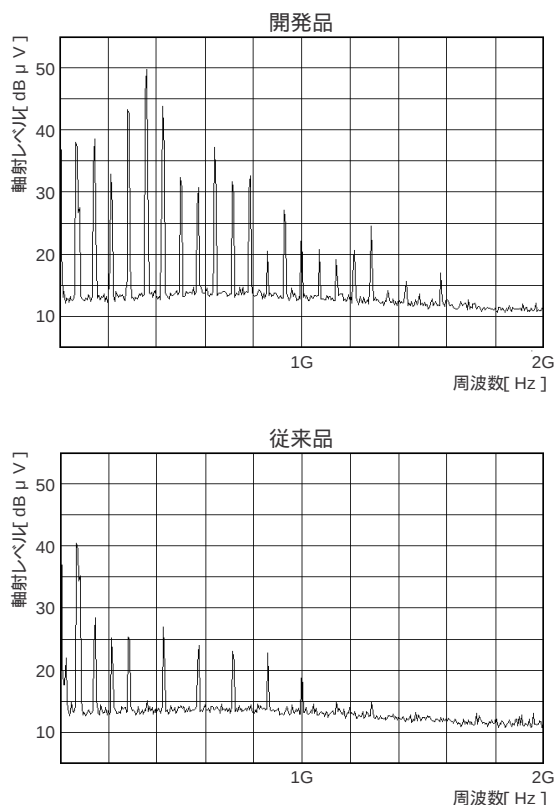


図-8 IC輻射レベル
Fig.8 IC radiation level

4. 3 回路の共通化

4. 3. 1 基準発振器

受信選局用のPLLを搭載したチューナICでは、基準周波数を生成するために基準発振器が必要である。

また、ダブルコンバージョン方式のAMチューナでは、2ndミキサ用に固定周波数の局部発振器が必要である。そこで本ICでは、基準発振器と局部発振器の統合を図り、新たに10.25MHzのマスタオシレータとして共用化できるようにした。(図-9)

4. 3. 2 FM VCOとAM VCO

一般的には、FMとAMでは受信周波数が大幅に異なることから、各々独立の1stミキサ用局部発振器が必要である。

本ICでは、Bi-CMOSプロセスを活用し、AM第1局部発振用のプリデバイダを搭載することが出来るため、新たにマスタVCOとして共用化できるようにした。(図-9)

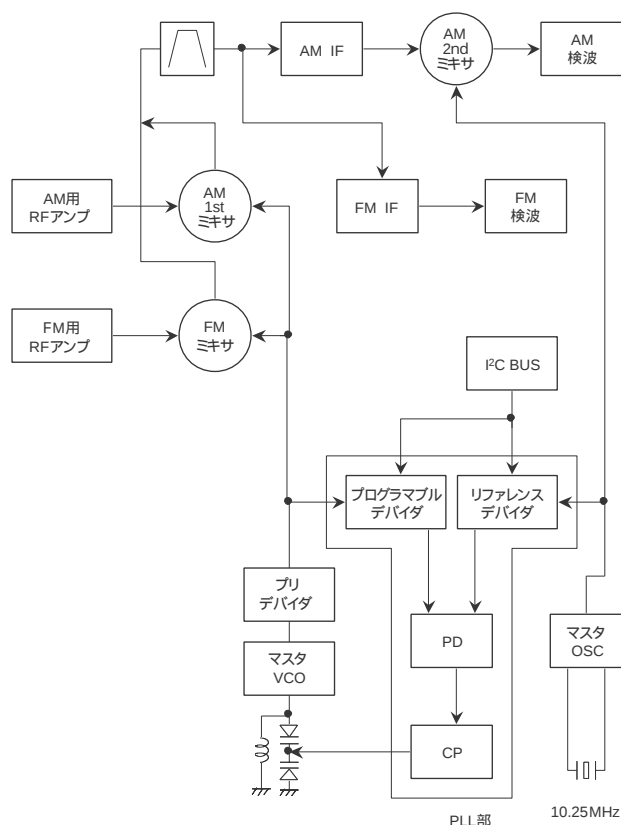


図-9 PLL部周辺ブロック図

Fig.9 Block diagram of PLL unit and surroundings

4. 4 基準電圧用レギュレータ

オーディオ処理ICの基準電圧部は、高リプルリジェクション形式の基準電圧用レギュレータに、急速充電回路を付加したリプルフィルタで構成しており、電源投入時におけるコンデンサ充電時間を短縮し、短時間で動作バイアスの安定化を図っている。(図-10)

また、各ブロックごとに基準電圧をバッファして供給する事で、基準電圧への影響を排除し各機能ブロック間のアイソレーションを高め、低歪率、高分離度を実現した。(図-11)

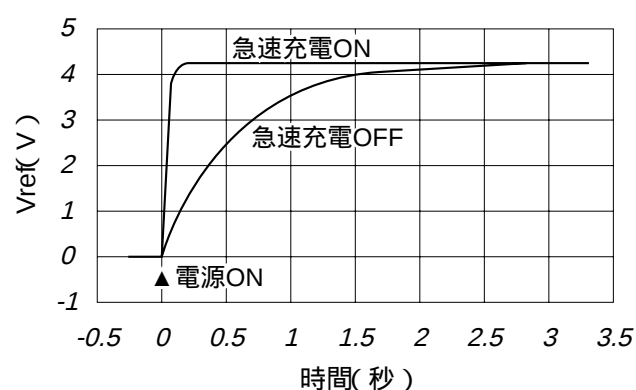


図-10 Vref立ち上がり時定数

Fig.10 Vref rise time constants

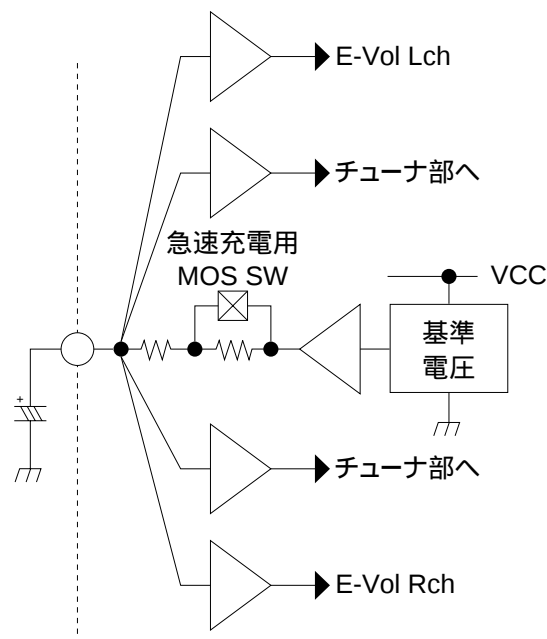


図-11 基準電圧用レギュレータ周辺ブロック図

Fig.11 Block diagram of standard voltage regulator and surroundings

4.5 バス通信による制御

4.5.1 特性切り替え

本ICでは、バス制御により、周辺部品とのインターフェイスの切り替えや、同一周辺回路での特性切り替えが可能である。(表-1)

図-12は、特性切り替えの例である。A仕様、B仕様共にIC周辺回路は同じであるが、バス制御により特性を切り替えている。(表-2)

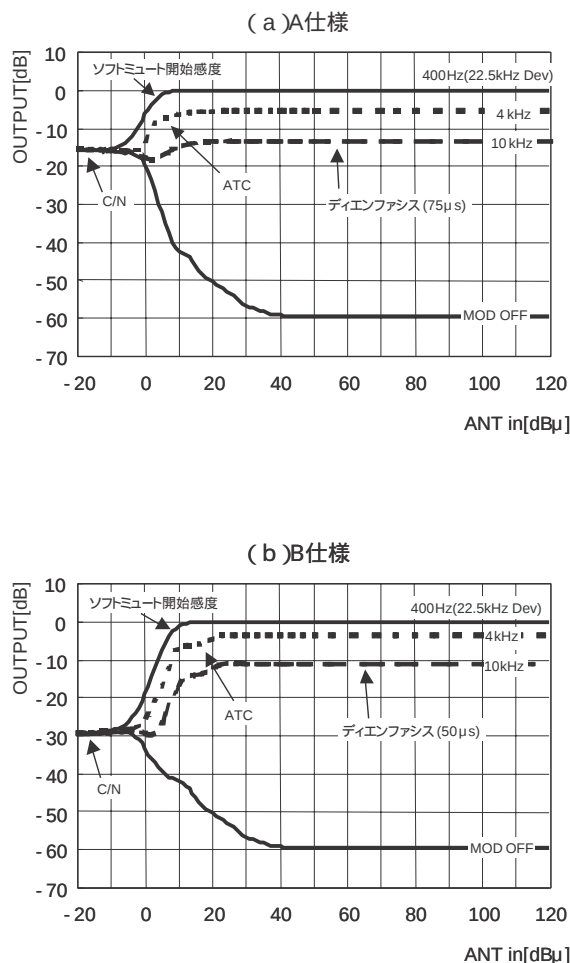


図-12 バス制御による特性切り替え例 (リミッターカーブ)

Fig.12 Example of characteristic switching via bus control (limiter curves)

表-1 主な切り替え可能な特性

Table 1 Major characteristics that can be switched.

IC	切り替え種類	内容
チューナIC	インターフェイス	AM MIX1 in
		AM IFフィルタ
		FM IF帯域切り替え
		DAC出力
		M-OSC周波数
	仕様	
	AM	C/N, IF利得, 妨害検出感度
	FM	C/N, ソフトミュート開始感度, IF利得, 隣接妨害検出感度, 妨害検出感度
オーディオ処理IC	仕様	ATC, ディエンファシス, マルチパス検出感度, セパレーション, ノイズキャンセラ

表-2 図-12における特性変更箇所

Table 2 Points of changes in characteristics in Fig. 12

変更点	A仕様	B仕様
C/N	-15dB	-30dB
ソフトミュート開始感度	2dB μ V	7dB μ V
ATC	-4dB	-7dB
ディエンファシス	75 μ s	50 μ s

4.5.2 自動調整

バス制御の導入により、従来、IC周辺の調整素子にて行っていた調整を、自動調整とした。

また、従来品ではトラッキング部周辺部品のばらつきを、トランスの調整により吸収していたが、本ICでは、DACを用いることにより、トランスの無調整化を可能とした。

表-3は、本ICを用いて開発したチューナモジュールと、従来品との調整内容の比較である。

表-3 調整内容比較 (開発品対従来品)

Table 3 Comparison of adjustment points (newly-developed versus conventional product)

	調整内容	開発品	従来品
AM	RF1	-	× トランス
	RF2	-	× トランス
	OSC	-	× トランス
	IFT1(1stMIX)	(FMと共用)	× トランス
	IFT2(2ndMIX)	トランス (ロボット)	-
	Sメータ	○	-
FM	ANT	○ (DAC)	× 空芯コイル
	RF	○ (DAC)	× トランス
	OSC	-	× トランス
	IFT(1stMIX)	トランス (ロボット)	× トランス
	DET	トランス (ロボット)	× トランス
	Sメータ	○	× 半固定抵抗
	MPX	○	× 半固定抵抗

○ : 自動調整可

: ロボットにてアナログ素子を調整

× : マニュアル調整

5

開発の効果

以上のように、業界トップクラスの微細プロセスを採用することで、従来品に比べて約6倍の素子を集積でき、PLL IC、電子ボリュームIC、チューナIC（2chip）の4個のICをチューナIC、オーディオ処理ICの2個に集約した。（図-13）

そして、回路の共通化を進めた結果、従来品に比べて部品点数で42%減を達成し、小型化に寄与することができた。

また、チューナIC 57項目、オーディオ処理IC 52項目の制御をバス通信で実現し、半固定抵抗やメカニカル調整（11→3項目）を削減することによって自動調整化率100%を達成した。部品点数の大幅削減と相まって、従来比で加工工数の54%減を達成した。（表-4）

表-4 開発の効果

Table 4 Effects of development

項目	小型化		加工 工数 *	性能
	部品点数	実装面積*		
開発品	約150点	80	46	
従来品	約260点	100	100	○
効果	▲42%	▲20%	▲54%	バス制御

*実装面積加工工数は従来品を100として比で表している。

参考に、セットにおける実装面積の比較を図-14に示す。

開発品のチューナモジュールはPLL ICが内蔵され、小型化されている。

さらに、性能面において、PLL内蔵や回路の工夫により、従来比30dBのエミッション低減を実現した。また、電子ボリュームにおいては、バイポーラとMOS入力型オペアンプの有効活用により、高S/Nを実現できた。

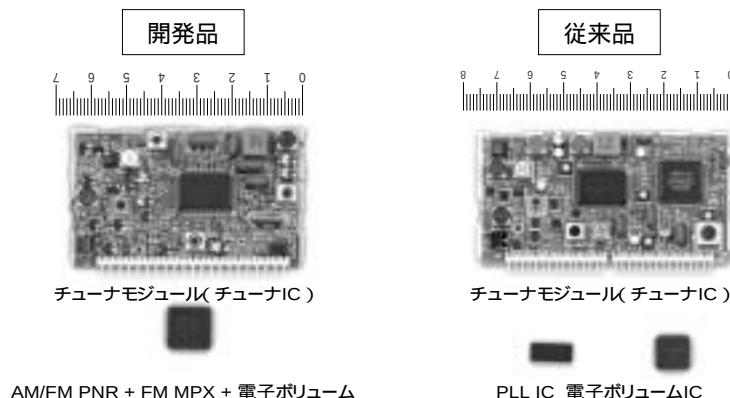


図-13 開発品と従来品の比較（両者同一機能）

Fig.13 Comparison of newly-developed product versus conventional product (functions identical in both)

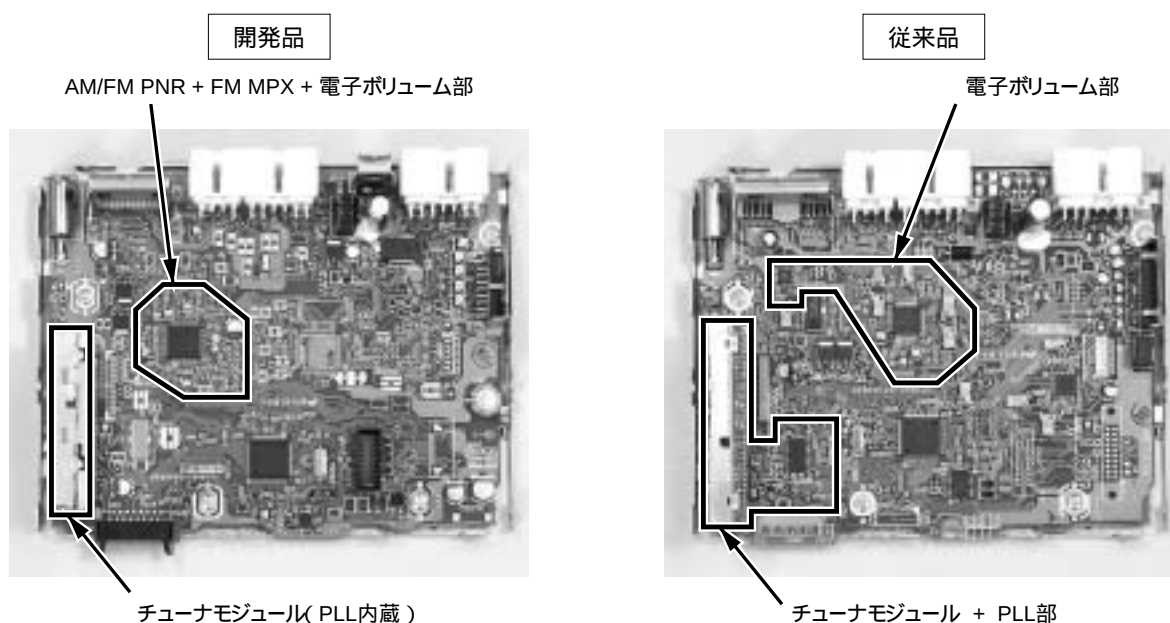


図-14 開発品と従来品を搭載したメイン基板の面積比較

Fig.14 Comparison of areas on main circuit boards with the newly-developed product mounted, and with the conventional product mounted

6

おわりに

以上、今回開発した2001年モデル用ラジオチューナIC（チューナIC、オーディオ処理IC）により、製品設計の小型化・性能向上・コスト低減に大きく貢献できたと思う。ICメーカー始め、開発関係者各位に感謝したい。

今後、更なる性能向上、小型化、コスト低減が必要とされる中、デジタル放送との統合も重要な課題である。

最先端プロセスやマルチチップインパッケージ（MCP）を活用し、集積化を進めることで時代を先取りするIC開発を引き続き行なっていきたいと考える。

社外執筆者紹介



松本 豊
（まつもと ゆたか）

1980年入社。以来、民生用の受信器用LSIの開発に従事。現在、株式会社東芝 セミコンダクターシステムLSI統括第一部映像・情報システムLSI第一担当に在籍。

筆者紹介



平賀 洋仁
（ひらが ひろひと）

1993年入社。以来、カーオーディオの開発・設計に従事。1993年より、チューナモジュールの開発・設計に従事。現在、AVC本部コンポーネント事業部 アンテナシステム技術部ATプロジェクトに在籍。



坂井 雄大
（さかい たけひろ）

1996年入社。以来、車載用LSIの開発に従事。現在、開発統括部LSI開発部 L1プロジェクトに在籍。



濱井 正明
（はまい まさあき）

1977年入社。以来、カーオーディオの開発・設計に従事。現在、AVC本部コンポーネント事業部 アンテナシステム技術部ATプロジェクトに在籍。



橋本 行博
（はしもと ゆきひろ）

1987年入社。以来、カーオーディオの開発・設計に従事。1990年より、チューナモジュールの開発・設計に従事。現在、AVC本部コンポーネント事業部 アンテナシステム技術部ATプロジェクトに在籍。



堀本 学
（ほりもと まなぶ）

1990年入社。以来、カーオーディオの設計に従事。1995年よりチューナLSIの開発に従事。現在、開発統括部LSI開発部L1プロジェクトに在籍。



大田 雄一郎
（おおた ゆういちろう）

1991年入社。以来、内製チューナモジュールの開発・設計に従事。現在、AVC本部コンポーネント事業部 アンテナシステム技術部ATプロジェクトに在籍。