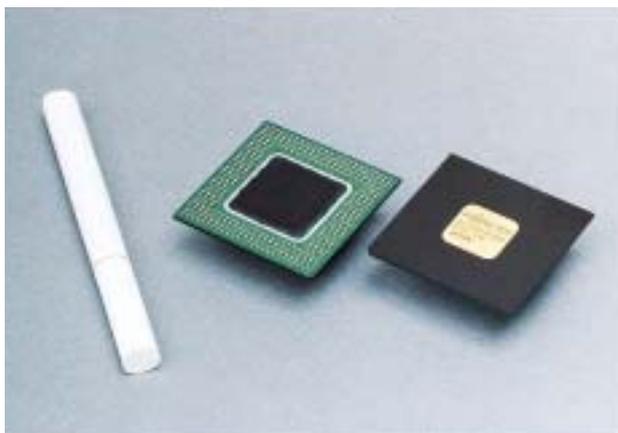


車載マルチメディア機器向けシステムLSI

System LSI for Car Multi-Media Equipment

多田 善洋 *Yoshihiro Tada* (富士通)
前田 恵一 *Keiichi Maeda* (以下富士通テン)
福田 晋児 *Shinji Fukuda*
阪田 克己 *Katsumi Sakata*
上原 智 *Satoru Uehara*
伏見 文孝 *Fumitaka Fushimi*
林田 巧 *Takumi Hayashida*



要 旨

携帯電話 / 液晶表示器 / ナビゲーション機器の普及により、車載環境においてもマルチメディア化が要求されてきている。技術的背景として、高性能 / 低コスト RISC CPUの登場、半導体の微細プロセスの進化による大規模システムLSIの登場がある。このような背景の中で、車載マルチメディア機器を実現するシステムLSIの開発を行った。

本LSIは、GDC (Graphic Display Controller), タイマー、シリアル、DMAC(Direct Memory Access Controller) , チップセレクトコントローラの他に、富士通 (株) 殿新開発のマルチメディア用プロセッサMulti-Media Assist(以下MMA)を搭載し、ソフトウェアソリューションによりシステムの多機能 / 低価格 / フレキシビリティを実現し

Abstract

Recently, car audio equipment is required to handle multi-media under rapid growth of mobile telephone, liquid crystal display and navigation system. Moreover, there are a lot of technical backgrounds, i.e. appearance of high cost-performance RISC CPU and large-scale system LSI with the evolution of a finer semiconductor process. To catch up the growth of the car multi-media market, we developed a high cost-performance large scale system LSI for car multimedia equipment.

We integrated GDC(Graphic Display Controller), mediaprocessor, serial communication interface, timers, DMAC(Direct Memory Access Controller) and chip select controller onto the silicon. Mediaprocessor(MMA standing for Multi Media Assist) developed by FUJITSU LIMITED for multi media applications such as MPEG, 3D graphics and sound processing is also implemented. By means of software solution using MMA, multi-functions, low system cost and flexibility of car multimedia system are simultaneously achieved.

* 多田 善洋 1980年富士通 (株) 入社。以来、LSIのサポート / 開発に従事。今回は、富士通テンとのASIC開発に参画。現在、第1システムLSI事業部に在籍。

1. はじめに

カーナビゲーション機能とリアルタイムに情報を受けられることのできる通信機能を融合した車載端末が注目されている。

車載端末の機能の高度化に伴い自動車という限られたスペースで処理で高速化、ハードウェアの高集積化が要求される。

当社では、車載端末の小型化、ローコスト化、搭載機能の汎用性を考慮し、各種信号処理機能をソフトウェアで実現することに着目し、高速な汎用演算器であるMMAを採用した。さらに、マルチメディア用ASICとしてMMAを核に周辺インタフェース回路モジュールを統合したASICを富士通(株)殿と共同で開発した。

本稿ではマルチメディアASICの機能、構成、ソフトウェア化の実現方法、ASICの開発手法について述べる。

2. 開発のねらい

マルチメディアASICの開発のねらいとして、以下の表-1の項目をあげ、開発を行った。

表-1 開発のねらい

開発のねらい	実現手段
小型化、低コスト化	周辺ハードの1チップ化 ハードウェアのソフト化
新機能などへの柔軟な対応	ハードウェアのソフト化
高性能化	SDRAMの採用 バスの多重化 DMACの採用
LSIの短期提供	HDLによるトップ・ダウン設計

3. ASICの構成

本ASICは、画像処理のグラフィックディスプレイコントローラ(GDC)、音声制御のA/D-IF、D/A-IF、PWM-IF、通信処理のUART、SIOなど、従来、外付けハードで構成していたものを1チップに内蔵し、また、メモリ(DRAM)が年々大容量化している背景から主メモリと画像メモリ(DRAM)を統合(Unified Memory Architecture)し、システムの小型化、低コストを実現した。ASIC内部構成図を図-1に示す。

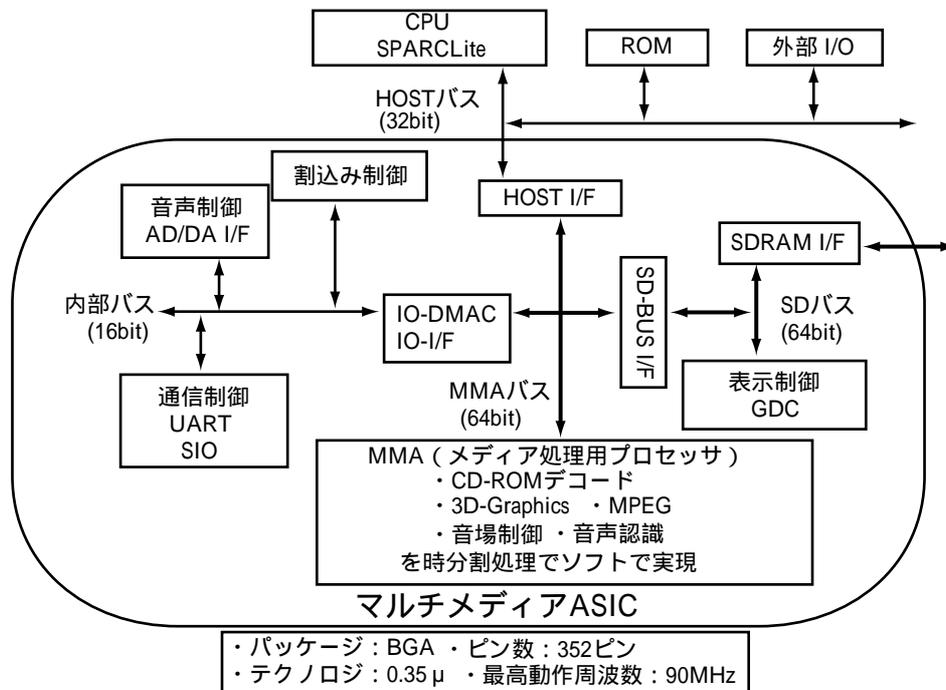


図-1 ASIC内部構成図
Fig.1 Block diagram of ASIC

4. ハードウェアのソフト化

ASIC内部には、マルチメディアシステムにおけるデータ処理を支援するプロセッサとしてMMAを搭載している。図-2にMMAコアの機能構成図を示す。

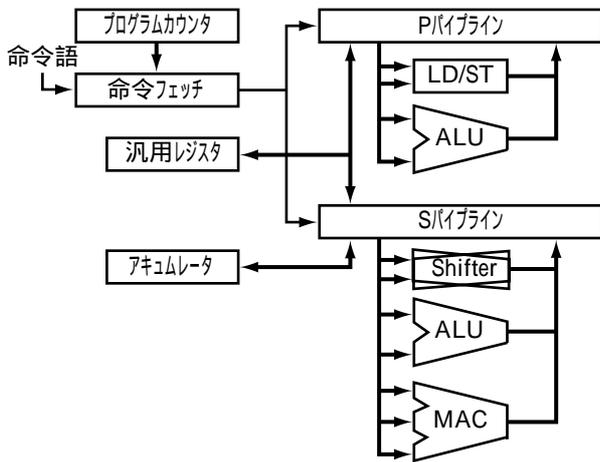


図-2 MMAコアの機能構成
Fig.2 Block diagram of MMA-CORE

MMAは、処理性能を高めるため以下のような特徴を持つ。

- (1) 1命令語は64ビットで、1命令語が2つの命令を持つLIWアーキテクチャ
- (2) 2つの命令語は2つのパイプライン機構によって同時に実行
- (3) 飽和処理付き演算、積和演算などマルチメディアデータを効率よく処理するための命令セット

MMAはCPUからの制御によってプログラムを実行する付加的プロセッサであり、CPUとは独立に動作する。これらの特徴を利用し、マルチメディア処理に必要とされる多くの機能を、MMAを用いたソフトウェアで実現することにより、従来使用しているMPEGデコーダ等の専用ICを削減し、小型化・低コスト化を図ることが可能である。表-2にMMAを用いてソフトウェア処理を行う機能を示す。

表-2 MMA処理

	MMA処理
ビデオCD	動き補償～逆DCT
3D処理	頂点変換・昭光処理
CD-ROMデコード	SYNC検出～EDC検出
音場制御	デジタルオーディオ処理
音声認識	音声波形分析

また、ソフトウェアによって処理を行うことにより、機能のバージョンアップや新機能の追加に対しても、新規アプリケーション、および新機能を実現させるためのMMAアプリケーションの追加で済み、ハードウェアも入出力程度の小規模なものの追加で対応できるため、柔軟な対応が可能である。

表-2に示した機能のうち、ビデオCD、3D処理、CD-ROMデコードをリアルタイムで処理するのに必要なスペック、およびMMAを用いてソフトウェア処理を行った場合の処理能力を表-3に示す。これらの結果より、ソフトウェア処理によって、ハードウェアの置き換えが可能であることがわかる。

表-3 MMAでの処理速度

	必要SPEC	処理結果	評価時条件
ビデオCD	33(ms/フレーム) 以下	13.00 (ms/フレーム)	Videoフレーム のみの処理
3D処理	15,000 (ポリゴン/s)	120,000 (ポリゴン/s)	10x10x10 立方体描画
CD-ROM	約6.7(ms/セクタ)	約0.8(ms/セクタ)	倍速動作時

5. 高性能化

5.1 SDRAMの採用

高速処理を行うために、SDRAMを採用し、バス幅を64bit、クロックを90MHzとした。

5.2 バスの多重化

SDRAMには、GDC、MMA、SIO、UART、外部IO等、動作速度、アクセス頻度、優先順位等が異なるモジュールからアクセス要求がくる。

そこで、本ASICでは、バスを以下のように、各モジュールに最適なバス幅、ビット幅のバスを複数作ること(多重化)で、処理の高速化を果たしている。

- ・CPUバス : 32bit × 30MHz
- ・ASIC内部バス : 16bit × 22.5MHz
- ・MMAバス : 64bit × 90MHz

5.3 DMACの採用

バスの多重化に加え、64bit × 4段FIFOバッファ内蔵のDMAC (Direct Memory Access Controller) を採用することで、CPU負荷を低減し、円滑なSDRAMバスの調停を実現した。

以上3項目の高速化へのアプローチを、メモリ、バス分離・FIFOバッファ有り/無し、バス幅で比較したものを表-4に示す。

この表は、画面表示やCD-ROM等を動作させた時のRAMバス占有率(%)である。

この表からもわかるように、従来のDRAM(高速ページ)では、バスを80%占有し、処理速度が上がらない。

しかし、本ASICでは、SDRAM、バス分離、DMACの採用により、占有率を9%まで落とすことで処理の高速化を実現している。

表-4 処理の高速化

メモリ種類	バス分離・FIFOなし		バス分離・FIFOあり	
	32 bitバス	64 bitバス	32 bitバス	64 bitバス
SDRAM 90MHz	27%	18%	18%	9%
EDO 60MHz	48%	40%	29%	15%
DRAM 30MHz	80%	54%	58%	28%

[条件]
 ・表示: 800×800 ドット
 ・CD-ROM倍速
 ・AD,DAI/F動作

6. HDLによるトップダウン設計

本ASICのような大規模LSIを短期開発するために、設計フローを確立した。

6.1 HDL設計

本ASIC開発当時の1995年は、まだ回路図入力によるLSI設計が主流で、一部RTL記述設計を行っていた程度であった。

しかし、本ASICのような大規模システムLSIを設計するにあたり、ほとんどのモジュール設計をVerilog-HDLと論理合成による設計手法で行った。

6.2 設計フロー

当時確立されていなかった設計フローを図-3のような設計フローで立ち上げることができた。

また、多人数での設計であるため、設計モジュール名称の取り決め、設計ファイルのRevision管理などを決めていったのも設計工数削減に役立った。

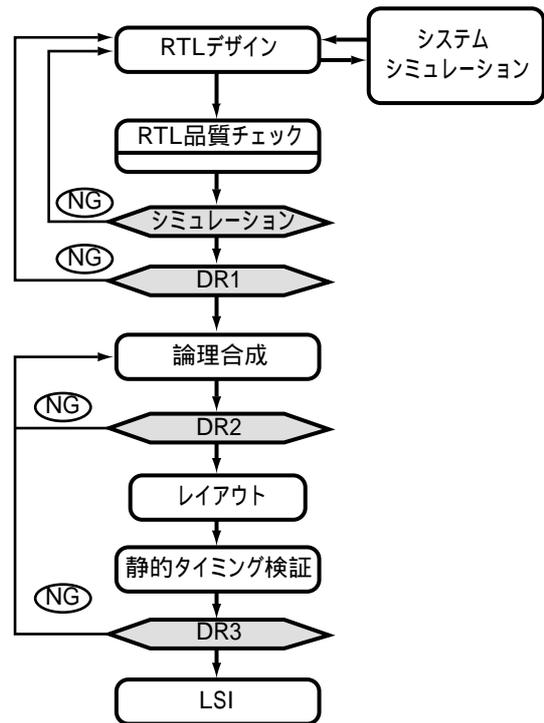


図-3 設計フロー
Fig.3 Design-Flow

6.2.1 RTL設計及び、Design-Review

設計段階で出たKnow-Howなどを集約した、「設計ポリシ」を作成し、RTL設計で問題になりそうなRTL記述をなくすことによって、論理合成までの設計工数を大幅に削減した。

6.2.2 タイミング検証

スタティックタイミング検証を行うことにより、タイミング検証用テストベクタの作成及び、シミュレーション時間の大幅な削減ができた。

また、レイアウト前のフロアプラン情報を使用したタイミング検証を行うことにより、レイアウト後のセットアップやホールドのタイミング問題を未然に解決できたため、レイアウト設計のやり直しがほとんど発生しなかった。また、発生したとしても問題箇所が事前に分かっているため、早期修正が可能であり設計期間の短縮に大きく役立った。

6.2.3 システムシミュレーション

RTLモデルとアセンブラにより、実際のソフトに近い仕様レベルでのシミュレーションを行った。(図-4)

仕様レベルでのRTL不具合が見つかり、早期修正が可能であった。

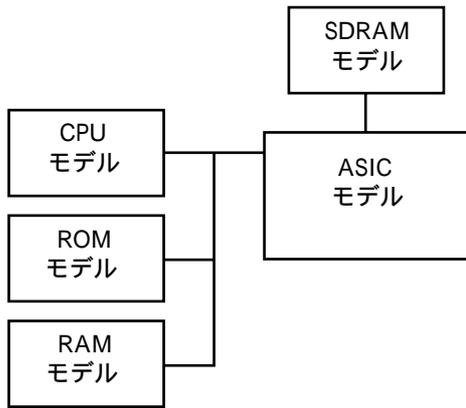


図-4 システムシミュレーション
Fig.4 System-simulation



図-5 面積比較
Fig.5 Area comparison

以上の結果、約23万gate規模のLSI設計を仕様決定から1年でES (Engineering Sample) 作成することができた。

7. まとめ

本ASICの開発により、当社の従来品に比べて以下のような高性能・面積・コスト低減を果たした。

7.1 高性能化

MMASICを使用したシステムと従来品の性能比較すると表-5のように描画処理能力が、画面クリア2倍以上、ポリゴン描画性能約2.5倍など約50%~250%向上している。

表-5 性能比較 (Spec)

項目	従来品	MMASIC 採用品
水平線 (100ドット)	196 μ s	132 μ s
垂直線 (100ドット)	440 μ s	180 μ s
斜線 (45° 70ドット)	312 μ s	128 μ s
対角線 (360 x 240)	1040 μ s	520 μ s
クリアスクリーン (画面クリア)	67.2ms	31.5ms
短形塗りつぶし	1160 μ s	960 μ s
多角形描画 (線、20頂点)	1920 μ s	760 μ s
多角形描画 (塗り潰し)	16.8ms	6.8ms
ポリゴン (700頂点)	169ms	68ms

7.2 面積低減

面積を従来品に比べ図-5のように約1/3に低減し、コストを約1/2にした。

8. おわりに

本ASICは、(株)トヨタメディアステーションから提供されている新しい情報サービス「MONET」用の車載端末に搭載されており、今後はさらにカーナビゲーションシステムおよびマルチメディア機器に、順次採用される予定である。

しかし、カーナビゲーションシステムは、日々高度化しており、メディア処理を中心にさらなる高速化が必要である。それを実現するには高性能、低消費電力だけでなく、大規模化に伴って、基板も含めたテストの容易化機能も重要となっている。それらを満足するIC開発実現に向かって、今後も邁進したい。

最後に、多大な協力を頂いた富士通(株)殿に、あらためて感謝致します。

筆者紹介

多田 善洋(ただ よしひろ) 富士通38頁に紹介



前田 恵一(まえだ けいいち)

1974年入社。以来無線関連の開発を経て、1995年よりICの開発に従事。現在、LSI開発部次長。



福田 晋児(ふくだ しんじ)

1979年入社。以来車載情報機器の開発に従事、現在技術開発部CNプロジェクト課長。



阪田 克己(さかた かつみ)

1987年入社。以来ナビゲーション装置/マルチメディア機器の開発に従事。現在、LSI開発部プロジェクト課長。



上原 智(うえはら さとる)

1992年入社。以来カーオーディオ開発に従事後、デジタルICの設計・開発に従事。現在、LSI開発部第2設計プロジェクト課在籍。



伏見 文孝(ふしみ ふみたか)

1993年入社。以来カーオーディオの要素技術開発に従事後、デジタルICの設計・開発に従事。現在LSI開発部第2設計プロジェクト課在籍。



林田 巧(はやしだ たくみ)

1994年入社。以来車載情報機器の開発に従事、現在技術開発部在籍。