

歪検出方式DDL (Dynamic Distortion Limiter) 回路

Distortion Detective DDL (Dynamic Distortion Limiter)

藤 本 桂 輔⁽¹⁾ 福 山 重 樹⁽²⁾
Keisuke Fujimoto Shigeki Fukuyama

要 旨

近年、車の音響条件の向上により、車載用機器に於いて、高出力でかつ音割れ感の無いクリアなサウンドの要求が強まってきている。そういう中で、各車載用音響メーカーは、パワーアンプでの歪を低減させる回路を開発しセットに搭載しているが、それらは、単にレベルを検出して音量を下げ、歪を低減させているレベル検出方式が一般的である。

しかし、レベル検出方式では、温度変化の影響を受けやすく、かつDDLの設定条件の自由度に乏しい等の問題があるため、当社で独自に、パワーアンプでの歪を検出して、歪を低減させる歪検出方式DDL回路を開発し、実用化への目途を立てた。

本稿では、歪検出方式DDL回路の構造、特徴、将来性等について述べる。

Recently, according to improvement of sound condition in vehicle, request of clear sound with high-power besides no distortion has been growing stronger for car audio equipment.

In order to meet such request, each car audio makers have developed the circuit to decrease the distortion occurred in amplifier (called DDL). However, as DDL system from competitor's is to detect output level of amplifier, the DDL is influenced by environmental condition such as temperature. Besides, it has less freedom in choice of operating condition.

In order to solve above problems, FUJITSU TEN has developed independently an original DDL in which distortion detective system is applied, and now we succeeded to make practicable our DDL.

In this report, we mention structure, characteristic and prospect for the DDL.

(1), (2) 第二オーディオ本部技術部

1. は じ め に

近年、車載用音響機器に於いて、バス、トレブル、グラフィックイコライザ等パワーアンプに入力を加える機能を搭載した機種が増加しているが、そのためにボリュームを上げた時の音割れが問題になってきている。また今後、車室内の音響条件（リスニング条件）がより向上することにより、益々音割れ感の無いクリアなサウンドが要求されることになってくる。

この様な要求に応えるため、各車載用音響メーカーは、パワーアンプでの歪を低減させる回路を開発し既存パワーアンプと組合せて使用しているが、それらは、ただ単にレベルを検出して音量を下げているレベル検出方式が一般的である。

しかし、同方式の場合、電源電圧の変動およびセットの温度上昇等の影響を受けやすいという欠点がある。そこで今回、これらの欠点を解消し、

かつ他社に無い当社独自のオリジナリティを持った歪検出方式DDL回路（Dynamic Distortion Limiter）を開発した。

2. DDL回路の概要

2.1 DDL回路とは

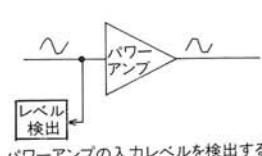
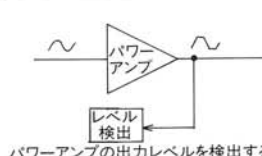
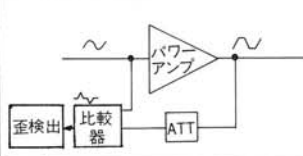
DDL回路とは、パワーアンプに大入力加わった時、パワーアンプで発生する歪を抑え、音割れ感を防止し、クリアなサウンドを実現させるものである。

システムとしては、パワーアンプの大入力を検出する検出部と検出部の出力状態に応じて入力信号レベルを減衰させる信号制御部から構成される。

2.2 検 出 部

検出部の検出方式として④ただ単に信号レベルの絶対値を検出するレベル検出方式と⑥パワーアンプでの歪を検出する歪検出方式がある。それぞ

表-1 検出方式別特徴比較

		特 徴				総合 評価
		部品点数	電源電圧 変動の影響	セットの温度上昇の影響 (パワーアンプのクリップ点 が変化する場合)	規定歪率(DDLが 作動開始する歪率) の設定自由度	
レベル検出方式 I	 パワーアンプの入力レベルを検出する	少ない	大	大	大 (自由に規定歪率が設定できる)	△
レベル検出方式 II	 パワーアンプの出力レベルを検出する	少ない	中	大	小 (無歪しか設定できない)	×
歪検出方式	 注)ATT部と比較器部をパワーアンプと同一チップ内に含めることにより削減可	多い	小	小	大 (自由に規定歪率が設定できる)	○

れの特徴については、表-1に示す通りであるが下記に要約する。

2. 2. 1 レベル検出方式

レベルを検出する場所によって2種類に区別されるが、共に電源電圧変動の影響、セットの温度変化の影響を受け易く実用的ではない。

また、パワーアンプの出力レベルを検出するレベル検出方式は、クリップ点以上のレベル検出ができないため、クリップ点以上に規定歪率(DDLが作動開始する歪率)を取ることができず自由度に乏しい。

2. 2. 2 歪検出方式

同方式は、電源電圧の変動の影響、セットの温度変化の影響を受けにくく、規定歪率の自由度も高い(たとえば、規定歪率を無歪、5%歪、10%歪等自由に設定可能)ので、DDL回路の検出方式としては理想的である。

レベル検出方式に比べ、現在のままでは、部品点数は若干多くなるが、将来、歪検出部(ATT部と比較部)をパワーアンプとワンチップ化することにより、部品点数の削減を図ることができる。

2. 3 信号制御部

信号制御部とは、規定歪率(規定レベル)を越える信号がパワーアンプに入力された場合、検出部からの検出信号レベルに応じて、パワーアンプの入力信号を規定歪率になるまで低減させる働きをするところである。

今回、同信号制御部は、次の3つの理由からDC可変式電子ボリュームICを使用した。

- 1)トランジスタ、FET等に比べリニアリティが大きく取れ、制御し易い。
- 2)DDL回路を実用化する場合、極力コストUPを抑える必要があるが、そのために、電子ボ

リュームICを使用した回路で今回開発したため、将来信号制御部を電子ボリュームICに含めワンチップ化を図ることができる。

- 3)DC可変式電子ボリュームICは、信号レベルの制御を抵抗アレイで行っているため、 T_r の半導体制御に比べ減衰量が温度等の影響を受けにくい。

3. 歪検出方式DDL回路

3. 1 主要特性

3. 1. 1 アタック時間

- 1)アタック時間とは、パワーアンプでの歪が規定歪率を越えてから、DDLが作動開始するまでの時間であり、特性上極力短かいのが好ましい。このためアタック時間を20msec以下とする。

- 2)アタック時間の測定方法(表-2参照)

- ①DDLが作動開始する電子ボリュームの入力レベルを0 dBとする。
- ②次に電子ボリュームの入力レベルを-10 dBから+10 dBに変化させる。
- ③この時のパワーアンプ入力波形をモニターし、 $B/A=0.67$ となるところの時間をアタック時間とする。

3. 1. 2 リリース時間

- 1)リリース時間とは、DDL作動状態から解除されるまでの時間であり、特性上、極力長いのが好ましい。このため、リリース時間を1sec以上とする。

- 2)リリース時間の測定方法(表-2参照)

- ①DDLが作動開始する電子ボリュームの入力レベルを0 dBとする。
- ②次に電子ボリュームの入力レベルを+10

表-2 アタック時間、リリース時間測定要領

	アタック時間	リリース時間
ブロック図		
電子ボリューム ic 入力レベル (A)		
パワーアンプ 入力レベル (B)		
測定値	アタック時間 t: B/A=0.67となるところの t	リリース時間 t: B/A=0.67となるところの t

dBから-10 dBに変化させる。

- ③この時のパワーアンプ入力波形をモニターし、 $B/A=0.67$ となるところの時間をリリース時間とする。

3.1.3 規定歪率

- 1) 前述の様に、規定歪率とは、DDLが作動開始するところの歪率である。つまり、それ以上入力レベルが増えても、歪率を規定値に保つように働く。詳細は、図-1による。
- 2) 設定値としては、9%としているが、ミュージックソースによって規定歪率を可変できる

ことが好ましいので、今回規定歪率の可変方式を採用した。

3.2 回路構成

- 1) 今回開発したDDL回路は

- ① パワーアンプ出力信号を $1/G_v$ (G_v = アンプのゲイン) に減衰されるATT部
- ② パワーアンプの歪波形を検出する比較部
- ③ 歪信号をDC電圧に変換するAC/DC変換部
- ④ 同DC電圧を希望の電圧に変圧するDC/DC変換部

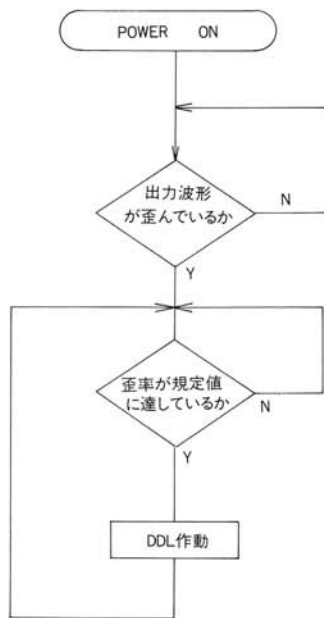


図-1 DDL動作フローチャート図
Fig. 1 DDL Operation flow chart.

⑤同電圧に応じてオーディオ信号を減衰させるDDL制御部

の5つのブロックで構成される。

2)DDL回路ブロック図は図-2に、それぞれのブロックの働きは表-3に示している。

3.3 特 徴

1)検出部に歪検出方式を採用することにより、前述の様に電源電圧の変動および温度変化等の影響が受けにくくなる。つまり、外部環境変化に強い。

2)DC/DC変換部を設けることにより、電子ボリュームICの制御電圧が任意に変圧できるため、規定歪率が自由に設定できる。

3)信号制御部に電子ボリュームICを使用しているので、制御電圧に対する信号減衰量のリニアリティが多く取れ安定度が高い。

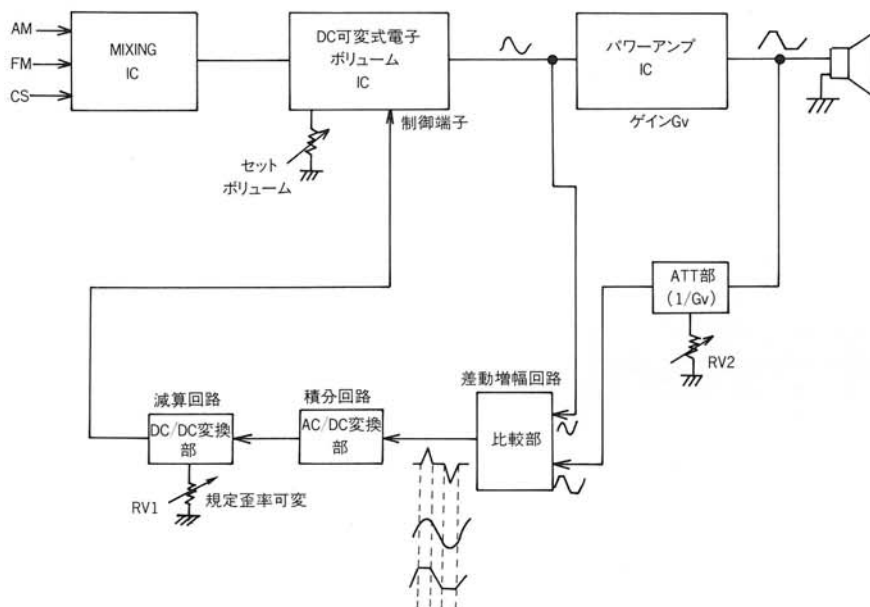
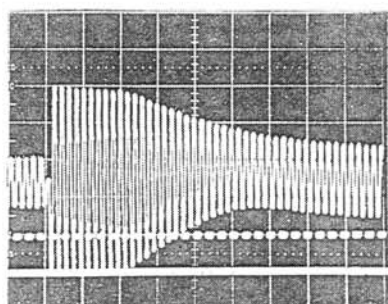


図-2 DDL回路ブロック図
Fig. 2 DDL Circuit block diagram.

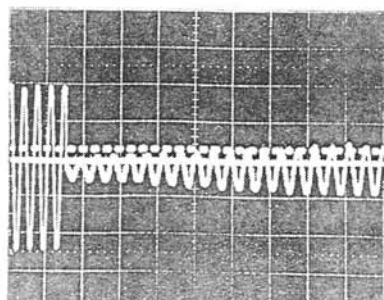
表-3 DDL各部の働き

区 分	ブロック名	使用回路	主 な 働 き
検 出 部	A T T 部	抵抗分割による減衰	① パワーアンプのゲインを G_v とするとATT部でパワーアンプ出力を $1/G_v$ に減衰させ、パワーアンプの入出力の波形レベルを同等にする。 ③ 抵抗のバラツキを考慮し、半固定抵抗RV2による調整が必要
	比 較 部	差動増幅回路	① パワーアンプの入出力波形を比較し、歪部分のみ検出 ② 検出信号の増幅
	AC/DC 変 換 部	積 分 回 路	① 比較部で検出、増幅された歪信号をDC電圧に変換 ② アタック、リリース時間は同積分回路で使用している抵抗、コンデンサの定数で決定される
	DC/DC 変 換 部	減 算 回 路	① AC/DC変換部で出力されたDC電圧を希望電圧に変圧 ② 規定歪率は、DC/DC変換部の半固定抵抗RV1で任意に設定可
信号制御部	信号制御部	DC可変式 電子ボリューム	① 上記変圧されたDC電圧値に応じてオーディオ信号を減衰させる

アタック時間 18msec

5msec/DiV
20mV/DiV

リリース時間 2sec

0.5sec/DiV
10mV/DiV

4)今回は、DC可変式電子ボリュームICで開発したが、若干回路を変更することにより、プッシュ式電子ボリュームIC、メカ式ボリュームセットにも対応できる。

3.4 特 性

実際の回路で得られた特性を以下に述べる。

3.4.1 アタック時間、リリース時間

1)3.1で述べたようにアタック時間を極力短かく、リリース時間を極力長くした結果、最終的に表-4の結果をえた。

2)アタック時間、リリース時間の実測波形は図-3による。

3.4.2 規定歪率

当社オリジナルリティとして、規定歪率の可変方

表-4 当社DDL特性表

	アタック 時 間	リ リ ース 時 間	規 定 歪 率
実 測 値	18msec	2sec	9%(可変)

図-3 アタック時間、リリース時間の実測波形
Fig. 3 Actually measured signals of attack & release time.

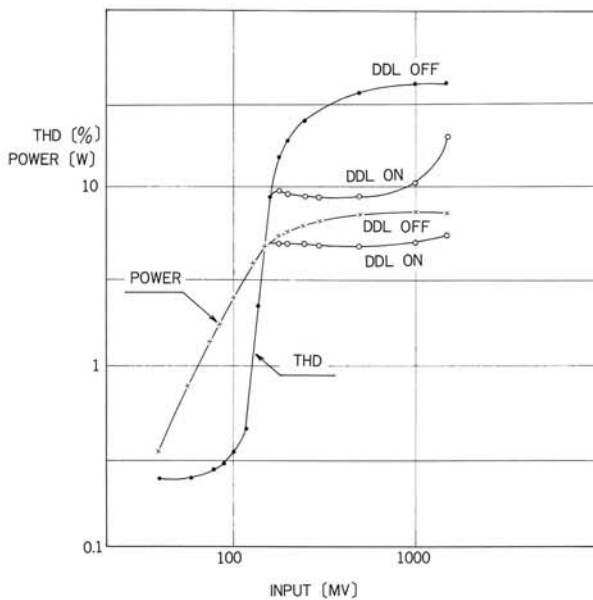


図-4 パワーアンプ入出力特性

Fig. 4 Power amplifier input vs output characteristics.

式を確立したが、表-4のように調整ポイントは9%歪とした。

3. 4. 3 パワーアンプ入出力特性

- 1) DDL 制御特性として、DDL ON/OFF 時のパワーアンプ入出力特性を図-4に示す。

2) 同図で分るように、パワーアンプの入力信号レベルが増加し、出力信号の歪が9% (規定歪率) になった時、DDL が作動し、入力信号レベルがそれ以上増えても歪が9%を越えないように働く。

3) 特徴として、DDL が働いても、パワーアンプ出力信号レベルがほとんど低下しない。つまり、エネルギー的に同等であるため、聴感的な違和感はない。

4. 評 価

4. 1 聴感評価

1) 実際のミュージックで当社DDLと他メーカー2社とのDDL回路の聴感評価を実施。評価結果は表-5による。

2) 音揺れ感については、B社はリリース時間が80msecと短かく、音の変動が顕著に感じられた。従って、リリース時間は、1sec以上に設定した。

3) アタック時間については、A、B両のDDL共100msecで、当社DDLの18msecに比べ

表-5 他社製DDL回路との聴感比較結果

	検出方式	アタック時間	リリース時間	規定歪率	聴感評価			コメント	比較回路
					音揺れ感	迫力感	鮮明感		
A社DDL	レベル検出	100msec	1sec	無歪(固定)	○	△	○	規定歪率が無歪(クリップ点)となっているため、音の迫力感に欠ける	
B社DDL	歪検出	100msec	80msec	10%(固定)	△	◎	○	リリース時間が短いため、音の変動が大きく音揺れ感が顕著	
当社DDL	歪検出	18msec	2sec	9%(可変)	○	◎	○	上記欠点は充分カバーされている	

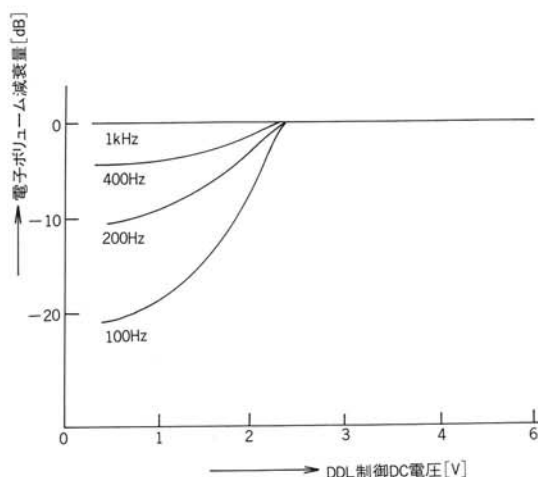


図-5 DDL制御電圧対減衰量特性

Fig. 5 DDL Control volt vs ATT characteristic.

て長い。つまり、A、B社DDLはアタック時間が長い分、DDLが作動するまでの時間が遅いので規定歪率より若干歪感が強い。

4) 規定歪率については、A社の無歪は、セットのボリュームを上げた時の音の迫力感に欠ける。つまり、規定歪率が10%前後でかつアタック時間が短かければ、音の迫力感は損なわれず、歪みも感じられない。

5) A社DDLも当社DDLも（B社DDLほどではないが）特にスローテンポなミュージックで若干音揺れ感が感じられる。今後、この音揺れ感を改善すると共に音の鮮明度を上げるため、DDL制御部にf特（図-5）を持たせて、特に歪感が顕著な低域（100Hz前後）で電子ボリュームの減衰量が多くするようにすれば、より有効なDDL回路になると考える。

4.2 信頼性評価

特に、車載用は温度条件が厳しいので、 -40°C 、 $+85^{\circ}\text{C}$ 、DDL作動開始レベル付近と同じレベル

表-6 ミュージックソース別DDL条件組合せ例

CH No.	ミュージックジャンル	アタック時間	リリース時間	規定率	DDL制御の周波数特性（図-5を参照）
CH 1	ロック	20msec	1sec	10%	
CH 2	ポップス	20msec	2sec	5%	
CH 3	クラシック	20msec	2sec	5%	
CH 4	ジャズ	20msec	1sec	10%	

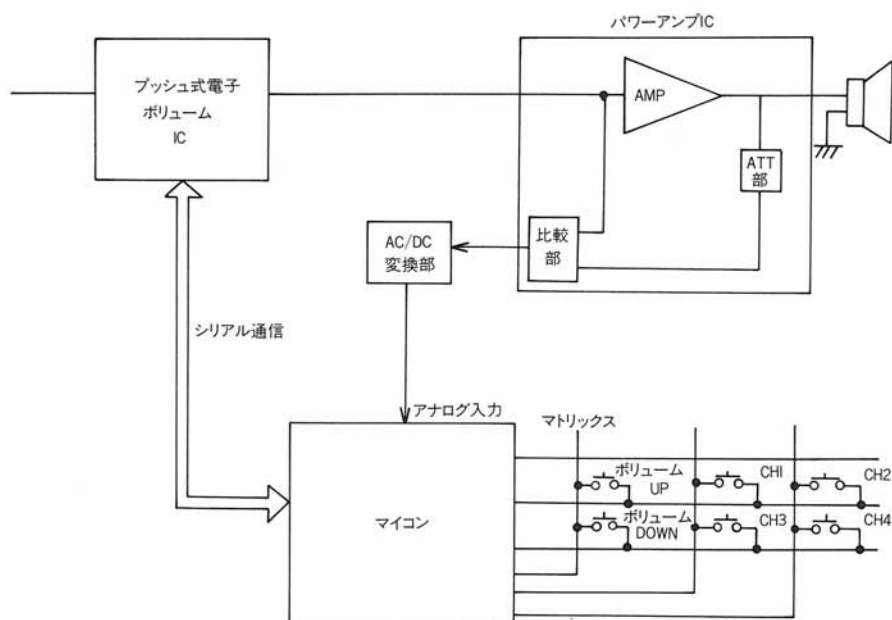


図-6 プッシュ式電子ボリューム対応DDLブロック図

Fig. 6 DDL Block diagram with push type electronic volume IC.

±10 dBの信号レベルで動作確認試験によって、パワーアンプの出力波形に異常（発振、レベル変動等）が無いことを確認した。

5. 今後の課題

1) 特性的には、目標以上のDDL回路の開発ができたが、より汎用性を持たせるためには、コストパフォーマンスを更に上げる必要がある。

2) その一案として、図-5のように

① パワーIC内に歪検出部（ATT部と比較部）を含めワンチップ化して、部品点数削減を図る。

② 歪信号をDC電圧に変換後、マイコンのアナログ入力に送り込み、ついでマイコンは、アナログ入力の電圧値に応じ、シリア

ル通信データで電子ボリュームの音量を下げる。

③ 電子ボリュームの音量制御がマイコンソフトで行なえるため、表-6のようにたとえばラジオのCHスイッチを利用すれば、ミュージックソース別に、アタック時間、リリース時間、規定歪率、DDL制御の周波数特性等が任意に選択可能で、バリエーションを高めることができる。

④ 以上の様に、ワンチップ化およびマイコンソフト対応で、DDL回路追加によるコストUPをほとんど無くすることができ、製品の付加価値を高めることが可能である。

6. お わ り に

DDLの設定条件は、ミュージックソースによって当然変える必要があるが、最適条件を一般ユーザの意見を充分取り入れ、決定したいと考える。

また、車種毎に、車室内の音響条件が違うので、車種に応じて、DDLの設定条件が任意に選定で

きるのが望ましい。本件についても、今後の検討課題としたい。

今回、他社DDLに優るとも劣らない当社のオリジナリティのある歪検出方式DDL回路の開発およびDDLに関するノウハウの蓄積ができた。今後は、前述の様にDDL回路の既存ICへのワンチップ化およびマイコンとの組合せによるパリエーションの拡大を是非推進したいと考える。