

# CMOS LSIの開発動向について

CMOS LSI Development Trends

株式会社 富士通研究所

中村 哲夫 Tetsuo Nakamura

1

はじめに

1947年、ベル研究所でトランジスタが発明され、約10年後の1958～1959年にテキサスインスツルメンツ社およびフェアチャイルドセミコンダクタ社で集積回路が開発された。筆者が富士通に入社したのはそれからさらに10年経った1968年であった。入社後、Gunn効果素子を用いた高速論理デバイスの研究を経て、1976年からMOSFET (Metal Oxide Semiconductor Field Effect Transistor) 集積回路の研究開発を担当した。トランジスタの発明から約30年、集積回路の誕生から約20年、世界最初のインテル社製商用DRAM (Dynamic Random Access Memory) (1970年) およびマイクロプロセッサ (4004) の発表 (1971年) から約5年が経過していた。

以来、現在に至るまで約30年間にわたってMOSFET集積回路の開発に携わってきた。デザインルールが10マイクロメートル ( $10^{-6}\text{m}$ ) でトランジスタ数が2300個、クロック周波数が108kHzであった最初のマイクロプロセッサ (4004) は、現在では90ナノメートル ( $10^{-9}\text{m}$ ) のデザインルール (面積比では1万分の1以下) でトランジスタ数は数億個 (約10万倍) に増加し、クロック周波数は3GHz (3万倍以上) を超えている。

次々と立ち上がるさまざまな限界を新しい技術の開発で突破し、他に類をみない規模と速度で発展してきた集積回路ではあるが、これからもこのような発展が続いていくのであろうか。限界は何処にあるのか。これは、長年にわたり集積回路の開発に携わってきた筆者がいつも感じていた疑問である。

小文では、集積回路とくにCMOS LSI (Complementary Metal-Oxide Semiconductor Large-Scale Integration) を発展させてきた半導体技術および産業の流れについて紹介する。つぎに、CMOS LSIの開発のガイドラインであったスケーリング則とその限界およびブレークスルー、増大する設計/製造/検査コストへの対応を示す。さらに、これらの結果として大きく変わっていくCMOS LSIについて述べるとともに、CMOS LSIが今後も大きく発展し、各種の産業に貢献していくことをお伝えしたい。

2

半導体技術および産業の流れ

(1) 半導体技術の流れ

LSIを用いることによって競争力が高まるとともにLSI

を大量に採用する製品がLSIのターゲット製品/市場である。このターゲット製品の競争力 (性能と価格) を向上させることができる特定の種類のLSIの開発が最優先で進められる。このLSIはテクノロジドライバと呼ばれ、半導体技術の開発方向を決定する。

LSIのターゲット製品/市場は世の中のニーズによって大きく変化し、テクノロジドライバも変わっていく。LSIの発展にともなって各種電子機器の性能が向上すれば (あるいは価格が低下すれば)、新しいターゲット製品/市場およびサービスが出現する (例: 携帯電話, デジタル情報家電, インターネットなど)。その結果、半導体技術の流れもまた変わっていくことになる。

図1に示すように、1970年～1985年におけるLSIのターゲット製品/市場は大型コンピュータであり、大量に搭載されたDRAMが性能向上に貢献した。ここでは、DRAMがテクノロジドライバとなり、DRAMの性能 (メモリ容量) を増大させるための半導体技術の開発が活発に行われた。

1985年～2000年ではPC (Personal Computer) がターゲット製品/市場となり、PCの性能に最も大きな影響を与えるプロセッサがテクノロジドライバになった。その結果、プロセッサのクロック周波数を高めるための高速化技術が開発の中心になった。

2000年以降では、携帯電話やデジタル情報家電がターゲット製品/市場となり、テクノロジドライバはプロセッサからシステムLSIに移った。携帯電話をはじめとする各種モバイル電子機器市場が増加したことから、ここでは低消費電力化が最大の課題になっている。

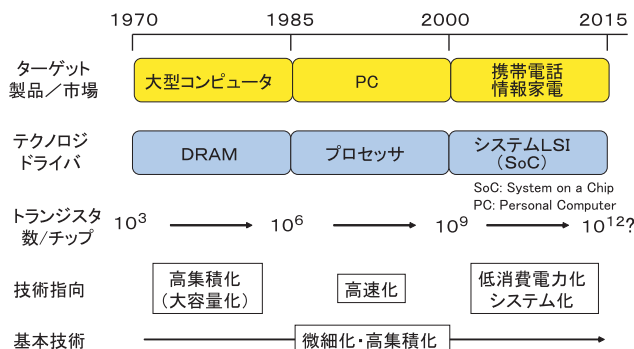


図-1 半導体技術の流れ

Fig.1 Trends in semiconductor technology

半導体技術の開発方向は、ターゲット製品/市場とともに大きく移り変わってきた。しかし、微細化と高集積化は

常に最重要技術であった。MOSFETの微細化は、スケーリング則をガイドラインとしてとどまることなく進められた(図2)。その結果、チップあたりのMOSFETの数はLSIの種類によらず、増加の一途を辿っている(ムーアの法則)。微細化と高集積化は今後もさらに進展する。ただし、微細化は製造コストを増大させ、高集積化は消費電力を増加させるため、コストおよび消費電力とのバランスのなかで進展していくことになる。

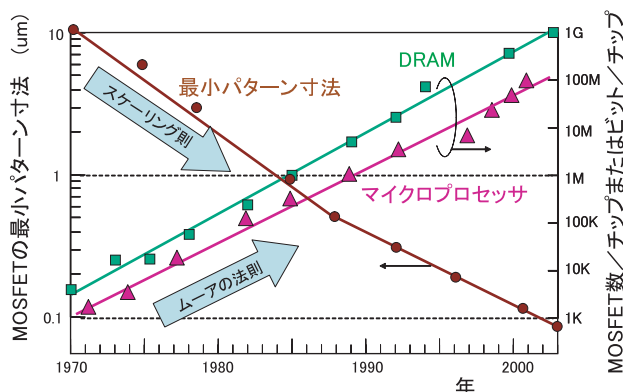


図-2 MOSFETの微細化と1チップあたりのMOSFET数およびビット数の推移  
Fig.2 Miniaturization of MOSFET and transitions in the number of MOSFET and bits on 1 chip.

## (2) LSIのシステム化

**MOSFETの高速化 LSIの高速化 システムの高速化**は、非常に判りやすいストーリーであり、最近までこのストーリーがLSI開発における最大の指針であった。しかし、数億個という膨大な数のMOSFETを1チップに搭載することができるようになった今日では、従来は外付けしていた各種のLSIを混載することによって、システム全体を1チップ化(SoC: System on a Chip)できるようになった。このことから、MOSFETを高速化しなくともアーキテクチャの工夫でLSIを高速化することができ、さらに、LSIを高速化しなくてもソフトウェアの工夫でシステムを高速化することが可能になった。高速化だけでなく、低消費電力化についても同じことが言える。

言い換えれば、LSIをシステム化することによって、高速化および低消費電力化できる余地が増えたことになる。このため、MOSFETの微細化だけではLSIの高速化や低消費電力化が達成できなくなったあとは、システム化による性能向上が中心となってLSI開発が進んでいく。一方、システムを高速化・低消費電力化するための技術が複雑化し、システムLSIの設計/検証が大変な作業になる。このため、LSIのシステム化は設計/検証技術の能力とバランスしながら進展していくことになる。

## (3) 半導体産業の動向

地域別半導体市場の推移を図3に示す。市場規模はターゲット製品の市場の状況とLSIの製造能力が不均衡になる

たびに増減を繰り返しながらも、全体としては増加している。2004年には過去最高の市場規模になり、今後数年間はさらに増加していく見込みである。

地域別では、日本を除くアジア・パシフィックでの市場が急激に増大しており、世界最大の市場になっている。個人使用の電子機器が市場で増えていくことから、世界の人口の4割以上を占めるBRICs(ブラジル、ロシア、インド、中国)が今後、半導体市場の動向に大きな影響を与えていくことが予想される。ちなみに、日本では人口が今年1~6月の半年間で初めて減少(3万1034人減)したとの報告がある。

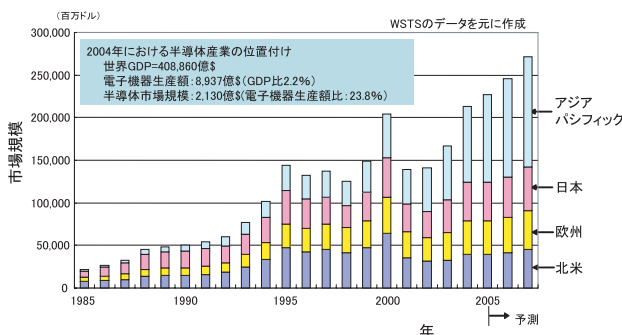


図-3 地域別世界半導体市場  
Fig.3 World semiconductor market by region

図4、5は、各社の半導体売上ランキングと各地域の半導体企業のシェアの推移である。1985年、1995年と比較して、2004年では日本企業の売上順位が低下している。1985年にDRAMを撤退してプロセッサに注力したインテルは、7年後の1992年以降、1位を維持するだけでなく、2位以下との差を拡大している。2000年に入ると三星の売上が増大し、2002年以降は2位を確立している。

DRAMに集中した日本企業が1990年前後で米国企業を追い抜いた。しかし、韓国を中心とするアジア勢の低価格DRAMの攻勢によって、日本企業はDRAMからシステムLSIに移行した。日本企業は今後、システムLSIの付加価値の源泉を製造プロセスだけでなく、設計・ソフトに拡大していくことによって、売上を大きく伸ばしていくと思われる。

ガートナーのデータを元に作成

| 順位        | 1975     | 1985   | 1995    | 2004    |
|-----------|----------|--------|---------|---------|
| 1         | TI       | NEC    | インテル    | インテル    |
| 2         | モトローラ    | モトローラ  | NEC     | 三星      |
| 3         | フィリップス   | TI     | 東芝      | TI      |
| 4         | フェアチャイルド | 日立     | 日立      | ルネサス    |
| 5         | ナショナル    | 東芝     | モトローラ   | インフィニオン |
| 6         | NEC      | フィリップス | 三星      | STマイクロ  |
| 7         | 日立       | インテル   | TI      | 東芝      |
| 8         | ジーマンス    | 富士通    | 富士通     | NEC     |
| 9         | RCA      | ナショナル  | 三菱      | フィリップス  |
| 10        | 東芝       | 松下     | 現代      | フリースケール |
| 売上合計(M\$) | 4,373    | 24,345 | 151,272 | 213,027 |

図-4 半導体売上ランキング(30年間)  
Fig.4 Semiconductor sales ranking (30-year)

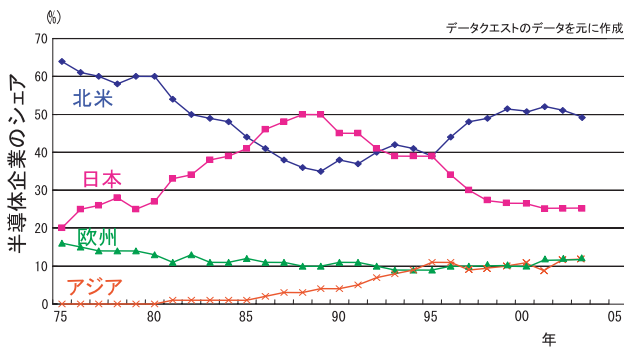


図-5 各地域の半導体企業のシェア

Fig.5 Market share of semiconductor businesses in individual regions

### 3 CMOSの性能限界とブレークスルー

#### (1) CMOSの動作速度と消費電力

CMOSゲート回路の動作速度は、次段のCMOSゲートを充電して電位をHighにする速度とその電荷を放電して電位をLowにする速度で決まる。CMOSの消費電力は、充放電する電荷の量と繰り返し回数すなわちクロック周波数に比例する(ダイナミック消費電力)。MOSFETに各種のリーク電流がある場合には、これによるスタティック消費電力が加算される。微細化とともに各種のリーク電流が増大し、スタティック消費電力がダイナミック消費電力を上回ることが予想されており、早急の対策が必要になっている。

#### (2) スケーリング則とその有効性

MOSFETの動作速度および集積度は、スケーリング則(図6)に従ってMOSFETを微細化すると向上する。すなわち、MOSFETのサイズ(縦、横、高さ)および電圧を $1/k$ (スケーリングファクタ)にすると、動作速度は $k$ 倍、単位面積あたりのMOSFET数は $k^2$ 倍となる。一方、単位面積あたりの消費電力は変わらない。消費電力を増大させることなく、動作速度と集積度を向上させることができるため、スケーリング則は長年にわたって、MOS LSI開発のガイドラインであった。さらに、スケーリング則をベースとして、LSIのロードマップ(ITRS: International Technology Roadmap for Semiconductors)が世界レベルで作成された。このロードマップにより、LSIの課題が明確化/共有化され、微細加工技術をはじめとする各種技術が効果的に開発された。

実際には、 $1/k = 0.7$ (面積比では約 $1/2$ )を3年ごとに適用し、露光技術をはじめとするプロセス技術の開発を同期させることによって、微細化と高集積化を繰り返してきた。基板であるシリコンウェハの大口径化も進んだことから、DRAMでは3年ごとにMOSFETの密度とチップ面積が2倍になった。その結果、DRAMのメモリ容量は3年で4倍のペースで増加し、大型コンピュータやPCの性能向上に大きく貢献した。

集積度の向上を重視するDRAMに対して高速性を追求するプロセッサでは、スケーリング則の適用方法が異なる。プロセッサでは、高速動作を実現するために電源電圧だけでなく、ドレイン電流が流れ始めるときのゲート電圧(しきい値電圧)も低下させた。その結果、動作速度ではスケーリング則を上回ることができたものの、オフ時のリーク電流が増え、LSIの消費電力が大幅に増加した。低消費電力を重視するモバイル応用が大きなターゲット市場になってきたことから、現在ではプロセッサに限らず、如何にして消費電力を低減するかが最大の課題になっている。

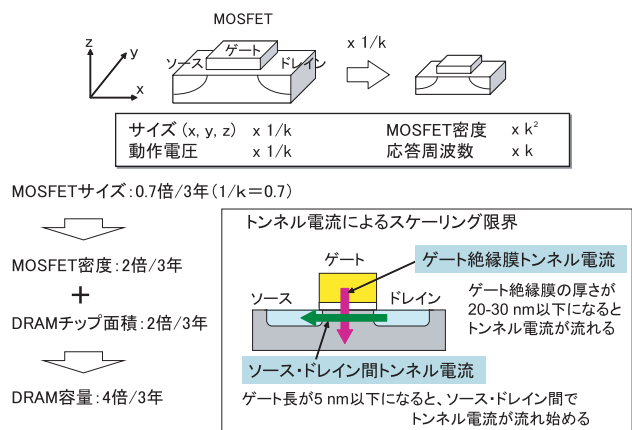


図-6 MOSFETのスケーリング則とスケーリング限界

Fig.6 MOSFET scaling rules and scaling limits

#### (3) スケーリング則の限界とブレークスルー

現在、スケーリング則の限界がとくに問題になっているのは、MOSFETを単純に小さくしても性能が向上しなくなる(あるいは逆に性能が低下する)現象や特性のばらつきによる歩留まりの低下が顕著になってきたことによる。これは、MOSFETの性能や集積度が限界に来ているということではなく、もちろんLSIの性能が向上しなくなるということではない。MOSFETにおける形状の縮小(スケーリング)が、今までのようなMOSFETの性能向上に繋がらなくなるということである。この意味で、LSIの開発が大きな転換期を迎えようとしていることは間違いない。

微細化が逆にMOSFETの性能を低下させていく原因の最たるものが、トンネル現象である。現在では、ゲート酸化膜のトンネル電流に起因するゲートリーク電流の増加が問題となっている。これを解決するために、高誘電率(High-k)のゲート絶縁膜の導入を検討している。ゲート酸化膜を厚くすることによって、トンネル電流を抑制するとともに、電氣的(キャパシタンス)には、従来のゲート絶縁膜(シリコン酸化膜)をスケーリング(薄く)したのと等価にして、MOSFETの性能を向上させることができる。

MOSFETのゲート長が数ナノメートルになると顕在化し始めるのが、ソース・ドレイン間のトンネル電流である。このあたりが従来のMOSFETの微細化限界と言われている。



るが、性能限界とはならない。MOSFETのチャンネル領域に歪を発生させて、キャリアの移動度を向上させる技術がすでに実用化されている。すなわち、ゲート長を短くしなくてもMOSFETを高速化することができる。このほか、スケリング則に頼らないでMOSFETの性能を向上させることが可能な各種の新材料および新構造の導入が検討されている(図7)。

微細化時におけるばらつき増加に起因する歩留まりの低下に対しては、LSIの設計段階からプロセスでのばらつきを考慮するDFM (Design for Manufacture) 手法が活発に検討されている。

MOSFETの性能向上が小さくなったとしても、システムLSIの性能向上が限界に達したわけではない。アーキテクチャ技術やソフトウェア技術の向上によって、システムLSIの処理速度は大幅に向上し、消費電力もまた低減する。CMOS LSIは、システムを内部に組み込んだシステムLSIに進化することによって、その発展可能性を大幅に増加させたわけである。

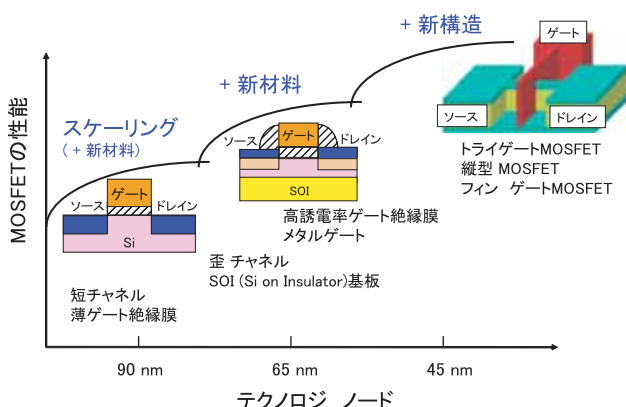


図-7 MOSFETの構造と性能の動向  
Fig.7 Structure and performance trends of MOSFET

#### 4 増大する設計/製造コストへの対応

LSI開発では、シリコンウェハほかの材料からプロセス、設計/検証にいたるすべてのコストが増加傾向にあり、単一品種での生産量が少ない場合には、チップ価格の上昇が不可避になる。システムLSIではさらに、ソフトの開発費が大幅な増加傾向にある。このため、多品種/少量生産になりがちなシステムLSIをいかにして共通化するか、設計と検証およびソフトをいかにして省力化(自動化)するかが重要となる。

各種のシステムLSIを共通化する方法では、LSIのプラットフォーム化が進んでおり、アーキテクチャの共通化、回路およびソフトの再利用化を図っている。プロセスの共通化では、プログラマブルデバイスやストラクチャードASIC (Application-Specific Integrated Circuit) が導入され、生産量が少ないLSIでは、従来のセルベースASICやフ

ルカスタムASICよりも低コスト化・短納期化されている。

マスクの改版が大きなコスト増になる微細LSIでは、設計レベルで完全に検証し、一回の試作で完動させることが重要である。また、試作チップの動作を短時間で検証することが必要である。以上から、システムLSIの開発では、強力なシミュレーション能力、ソフト開発力およびシステム開発力が必須である。これらを備えることによって始めて、システムLSIの高性能化が達成できる。

### 5 大きく変わるプロセッサ

#### (1) プロセッサの動向

プロセッサの市場がPCから情報家電/携帯電子機器に変化するとともに、各種のプロセッサが出現した(図8)。同時に、電力供給や冷却が十分でない環境での使用が増えたことから、プロセッサの低電力化が必須になっている。

プロセッサの低電力化では、処理能力を落とさずに消費電力を低減する方法として、電源電圧およびクロック周波数のダイナミック制御およびローカル制御が進められている。前者は必要な処理能力に応じて、プロセッサの電圧と周波数をダイナミックに変えていく方法であり、後者はさらにチップ内部の電圧と周波数を局所的に制御する方法である。

これらの方法によって、平均的な消費電力をかなり低減することができている。しかし、上記の方法は、主として低負荷での余剰な電力を節約するだけのものであり、高負荷での消費電力を低減するには新たな工夫が必要である。

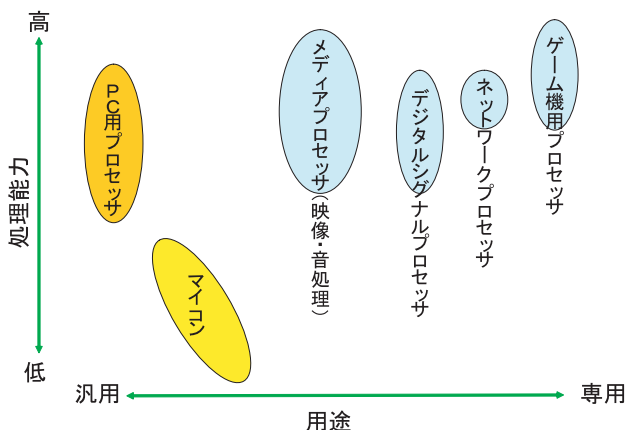


図-8 各種プロセッサの出現とその位置付け  
Fig.8 Advent of various processors and their positioning

#### (2) マルチコア化

高負荷での消費電力を低減する方法として期待されているのが、1つのチップに複数のプロセッサコアを混載したマルチコアプロセッサである。処理を複数のプロセッサで分担することによって、処理速度を低下させることなく、クロック周波数を下げることができる。しかし、クロック周波数を下げても同時に動作するMOSFETの数が増えて

いるため、このままでは低消費電力にはならない。

マルチコアプロセッサによる低消費電力化で重要なことは、クロック周波数とともに電源電圧を下げることである（リーク電流が多い場合にはしきい値電圧を上げることも必要）。MOSFETの動作速度は負荷を充放電するオン電流の大きさで決まるため、クロック周波数を下げればオン電流も下げることができる。すなわち、マルチコアプロセッサでは、クロック周波数と電源電圧の両方を低減することによって、トータルの処理速度を低下させることなく、消費電力を低減することが可能になる。

図9は、富士通が開発した組み込み用途のマルチコアプロセッサFRV1000である。1チップにプロセッサを4個搭載している。消費電力は500MHz動作で3Wである。画像処理に用いた場合には、シングルコアプロセッサの汎用プロセッサと比較して、1/6以下のクロック周波数と1/20以下の消費電力で同等以上の性能を実現している。

マルチコアプロセッサの課題は、複数のプロセッサでの並列処理がもっとも効果的に行えるようなプログラムを作成することにある。マルチコアプロセッサをはじめとして、システムLSIでは、アーキテクチャやソフトの工夫次第で、微細化以上のピッチで性能を向上できる可能性がある。MOSFETの特性を活かしたアーキテクチャおよびアーキテクチャに整合したソフトウェアの開発によって、更なる高速化および低消費電力化が期待できる。

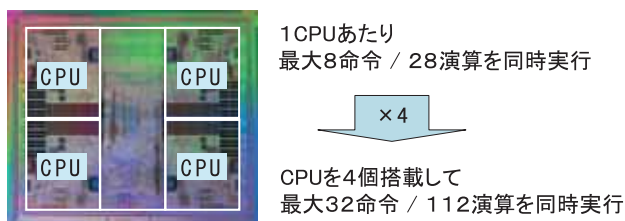


図-9 VLIW (Very Long Instruction Word)マルチコアプロセッサ (4コア) FRV1000

Fig.9 VLIW (Very Long Instruction Word) multi-core processor FRV1000 (4 core)

6

おわりに

LSIは、性能向上や価格低下によって新しいターゲット市場を作り出すとともに半導体技術も変わっていく。この

ため、LSIの将来を予測することは非常に難しい。図10は、海外の調査会社が1986年に予測した10年後（1996年）の売上順位と実際の順位を比較している。1996年にトップを予想されていたIBMは実際にはランク外に、予想ではランク外にあったインテルが現実にはトップになっている。LSIのシステム化によって新たな市場が創出されることから、売り上げ順位は今後も移り変わっていく。ランク外の企業がトップになる可能性はこれからも十分にあり得る。

一方、技術面での将来はどうであろうか。スケールリングの限界はMOSFETの高性能化限界ではない。さらに、MOSFETの性能限界はシステムLSIの性能限界ではない。アーキテクチャやソフトがシステムLSIを高性能化している間に、MOSFETにかわる新しいトランジスタが開発される。トランジスタ、アーキテクチャ、ソフトでのイノベーションを相補的に繰り返すことによって、システムLSIはさらに発展を続けていくことが可能である。

30年間、集積回路の開発に携わってきた筆者からみれば、もうそろそろ限界かもしれないと感じることもある。しかし、現在におけるシステムLSIの動向をみれば、20代、30代の若い研究者は、これからLSIの本当の進化が始まると感じるであろう。実際、LSIはシステムを内在させたことによってこれからの30年においても、飛躍的な発展が期待できる。

LSIは今まで以上に、各種電子機器の性能向上はもちろん、電子機器関連以外の各種産業の更なる発展に貢献していくとともに、新しい産業を創出し続けていくであろう。

| 順位 | 1976年<br>(実績) | 1986年<br>(実績) | 1996年<br>(1986年に予測) | 1996年<br>(実績) |
|----|---------------|---------------|---------------------|---------------|
| 1  | IBM           | IBM           | IBM                 | インテル          |
| 2  | TI            | NEC           | NEC                 | NEC           |
| 3  | フェアチャイルド      | TI            | 富士通                 | モトローラ         |
| 4  | ナショナル         | 富士通           | 日立                  | 東芝            |
| 5  | フィリップス        | 日立            | 東芝                  | 日立            |
| 6  | インテル          | モトローラ         | TI                  | TI            |
| 7  | モトローラ         | 東芝            | 松下                  | 三星            |
| 8  | NEC           | フィリップス        | 三菱                  | 富士通           |
| 9  | AT&T          | ナショナル         | 三星                  | フィリップス        |
| 10 | RCA           | インテル          | ジーマス                | STマイクロ        |

図-10 1986年に予想した10年後（1996年）の売上順位と実際  
Fig.10 10-year sales ranking predicted in 1986 (for 1996) and actual ranking

社外執筆者紹介



中村 哲夫  
(なかむら てつお)  
1968年富士通株式会社入社。株式会社富士通研究所および富士通株式会社事業部門でCMOS LSIの研究、開発に従事。研究所常務取締役を経て現在、常任顧問。工学博士。