

デジタル信号処理技術によるAM/FMチューナの受信性能向上

Reception performance improvement of AM/FM tuner by digital signal processing technology

嶋山彰	Akira Hatakeyama
敬島治	Osamu Keishima
中川清隆	Kiyotaka Nakagawa
井上佳秋	Yoshiaki Inoue
坂井雄大	Takehiro Sakai
松長裕数	Hirokazu Matsunaga



要 旨

カーAV製品は、デジタル技術の進展に伴い、CD、MD、DVD、HDDとデジタルメディアが主流となり、放送メディアにおいても多種多様なデジタル放送が各国で始まっている。ラジオにおいても性能向上に加え、限られたスペースに上記デジタルメディアと共存するために、より一層の小型化、低背化が要求されている。

このような背景から、今回AM/FMのIF以降をデジタル信号処理することで性能向上を達成しつつ、チューナ部の小型化、低背化を実現した。

今回紹介するデジタル信号処理チューナは、2005年ライン用モデルに向けて、フリースケール株式会社と開発したものである。本稿では、機能概要と特徴、および、主要技術について説明する。

Abstract

With developments in digital technology, CDs, MDs, DVDs, HDDs and digital media have become the mainstream of car AV products. In terms of broadcasting media, various types of digital broadcasting have begun in countries all over the world. Thus, there is a demand for smaller and thinner products, in order to enhance radio performance and to achieve consolidation with the above-mentioned digital media in limited space.

Due to these circumstances, we are attaining such performance enhancement through digital signal processing for AM/FM IF and beyond, and both tuner miniaturization and lighter products have been realized.

The digital signal processing tuner which we will introduce was developed with Freescale Semiconductor, Inc. for the 2005 line model. In this paper, we explain regarding the function outline, characteristics, and main technology involved.

1

はじめに

近年、カーAV市場はCD、MD、DVDとデジタルメディアが主流となってきている。

放送メディアに着目しても、国内では地上波デジタルTV及び音声放送、衛星デジタル放送、海外では欧州を中心としたDAB(Digital Audio Broadcasting)、米国におけるSDARS(Satellite Digital Audio Radio Service)、IBOC(In-Band On-Channel)とデジタル放送が始まり、今後次第に普及していくと考えられる。

またAM/FM放送において従来のアナログ技術による受信性能の改善やコストダウンは、技術的に成熟期を迎え、対応が困難になってきている。

今回、AM/FMのIF段以降をデジタル信号処理することで、従来のアナログ信号処理では実現できない特性を可能にするとともに、将来的に他のデジタル放送メディアとの処理の共通化を視野に入れた車載用デジタル信号処理チューナを開発した。

本チューナは2004年12月より当社の2005年ライン用オーディオ製品に搭載されている。

2

開発の狙い

2.1 背景

約10年前より一部のメーカーにおいてAM/FMラジオの信号をデジタル処理したものが製品化されているが、性能、コストとも、従来の製品(信号をアナログ処理したもの)に対し優位とは言えなかった。しかし、近年のDSPの性能向上、コスト低減は著しいものがある。

一方、受信性能に関して、北米における顧客満足度の指針であるJD-Power優良車を調査した結果、これらの車両に搭載されているラジオは耐ノイズ性能、FM隣接妨害性能に優れていることが判明した。

上述のように、アナログ技術による改善、差別化は対応が困難となってきている。デジタル信号処理を行えば性能の改善、他社との差別化を図れることは判っていたが、DSPの処理能力、コストの関係でこれまで実現できなかった。

近年DSPの信号処理性能の向上とコスト低減により、ラジオ信号デジタル処理を行うDSPを他の機能、具体的には音場制御等オーディオ処理とDSPを共通化することで、従来のシステム(アナログ処理チューナ+オーディオ処理DSP)以下のコストを実現しつつ、且つIF信号からデジタル処理を実施することでアナログ以上の隣接性能、耐ノイズ性能を実現する目処がたった。

2.2 デジタル化の狙い

今回デジタル信号処理チューナを開発するにあたり以下の項目を開発の狙いとして取組んだ。

- 性能向上(ソフトアルゴリズムによる他社との差別化)
 - ・雑音低減(AM/FMノイズ除去性能、FMマルチパス性能改善)
 - ・妨害性能改善(AM/FM隣接妨害性能改善)
- 機能統合によるコストダウン(ラジオ処理、オーディオ処理統合DSPの開発)
- 小型化(セラミックフィルタ等大型部品の削減)

3

全体システムの概要

3.1 全体システムの概要

デジタル信号処理チューナの全体システムブロック図を以下に示す。

大きく3つの部位で構成される。

チューナモジュール部

RF信号をIF信号に変換し、IF信号を出力する部位。チューナLSIとその周辺回路及びパラメータを保存するMemory ICで構成される。IF信号はその後アナログインターフェース部へ入力される。

アナログインターフェース部

上記チューナ部から入力されたIFアナログ信号をデジタル信号に変換する部位。このデジタル信号は後述のオーディオプロセッサ部で各種信号処理後、アナログインターフェース部に再入力され、アナログオーディオ信号に変換後、出力される。

オーディオプロセッサ部

上記アナログインターフェース部より入力されたデジタル信号に各種ラジオ処理、オーディオ処理を実施する部位。

ラジオ処理としてはAM/FMノイズ除去、AM/FM検波、FMステレオ復調、FMダイバーシティ、RDS、マルチパスノイズ低減等の各種アルゴリズム処理を有している。

オーディオ処理としてはVolコントロール、Toneコントロール、CS(サークルサラウンド)、Fix EQの各種アルゴリズム処理を有している。

オーディオプロセッサ部はデジタル入力部も備えており、例えばCD等を接続することで、CDチューナシステムを構成することができる。

次に、各部位について詳細を述べる。

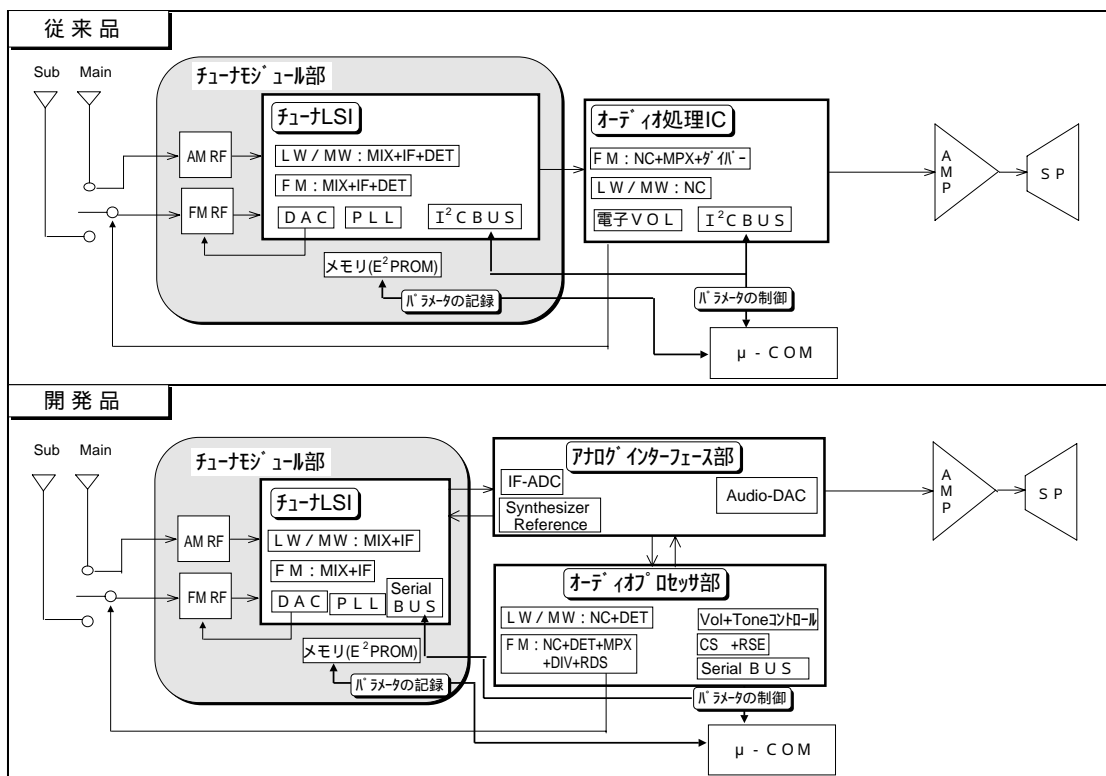


図-1 システムブロック図 (現行品との比較)
Fig.1 System block diagram (comparison with current product)

3.2 チューナモジュール部の説明

3.2.1 チューナLSI

従来のアナログチューナは、フロントエンドのチューナLSIにより RF部～検波まで処理されていたが、今回開発したチューナモジュール部はIF以降をデジタル処理するため、検波回路は不要である。またPLLのリファレンス周波数は、従来品は、チューナ用に水晶発振子が必要であったが、開発品はアナログインターフェース部から供給対応している。以上のことより従来品に比べ、シンプルな構成となっている。

従来品

- LW/MW : MIX + IF + DET
- FM : MIX + IF + DET
- 共通部 : PLL + DAC + BUS

開発品

- LW/MW : MIX + IF
- FM : MIX + IF
- 共通部 : PLL + DAC + BUS

3.2.2 チューナモジュール部の低背化

弊社に限らず、車載用オーディオ機器は年々多機能化しており、実装密度が高くなっている。このような背景から、

今回の開発チューナは従来比75%の低背化が要求されたが、チューナモジュール部の機能削除による大型部品点数削減、小型部品の採用等により、低背化を実現した。

表-1 チューナの部品構成
Table 1 Tuner part composition

項目		従来品	開発品
小型化	高さ	40mm	30mm
	面積比	10	8
大型部品点数	IC	リフロー	2
	トランス,	DIP	8
	コイル	リフロー	0
	フィルタ	DIP	5
	水晶発振子	DIP	1
			0

1005サイズのチップ部品は、従来品では使用していないが、今回開発品は40%を占めており、小型化に寄与している。また、従来品と同様、部品片面実装にも成功している。

3.2.3 生産性の向上

表1からもわかるとおり、コストの制約によりALLリフロー化は対応していないが、DIP部品が従来比の40% (14点) となっており、生産性及び品質の向上に寄与している。

また、社内でもいち早く鉛フリーに対応している。

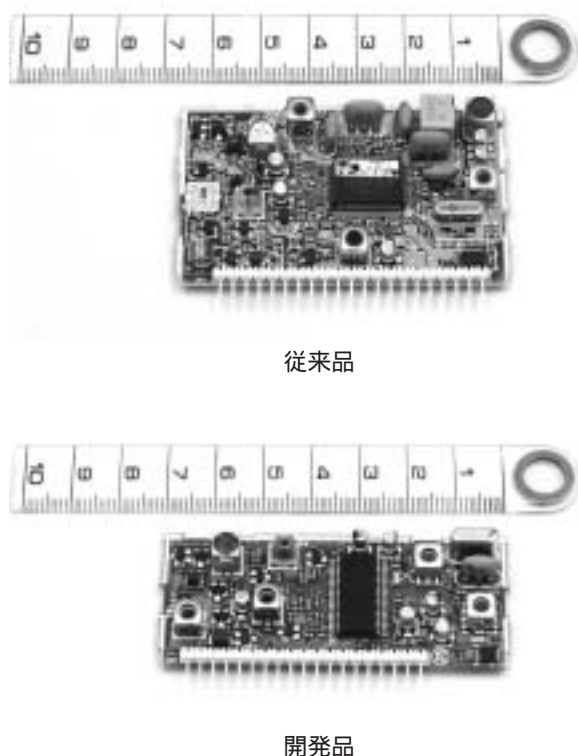


図-2 開発品と従来品の外形比較

Fig.2 Outer shape comparison of developed and previous product

3.3 アナログインターフェース部

3.3.1 プロセス

AD/DAコンバータやアナログボリュームコントロール回路などのアナログ信号処理や、入力される信号のダイナミックレンジや電源電圧等を考慮して0.35 μ m耐圧3.6Vの標準CMOSプロセスを採用している。推奨動作電圧は標準3.3V。

3.3.2 ブロック構成

アナログインターフェース部の内部ブロックを図3に示す。

- ・IF信号入力用ADコンバータ：差動入力，2チャンネル
- ・ステレオ入力用ADコンバータ：差動入力，2チャンネル
- ・ボイス入力用ADコンバータ：3チャンネル
- ・LVDSインターフェース用基準クロック生成回路
- ・水晶発振回路：28.8MHz
- ・シリアルプロトコルエンジン
LVDSプロトコルに従ったデータのシリアルパラレル相互変換
- ・データフロープロセッサ
内部ブロック間のデータ転送タイミングを管理
- ・IF入力用デシメーションフィルタ
- ・アナログオーディオ入力用デシメーションフィルタ
- ・スピーチ入力用デシメーションフィルタ

- ・アナログボリュームアッテネータ
- ・オーディオDAコンバータ：6チャンネル
- ・オーディオ出力用インターポーレーションフィルタ
- ・コントロール用レジスタ

アナログインターフェース部はチューナモジュール部から送られてくるIF信号をAD変換した後、各種フィルターを用いてサンプルレートを後段のベースバンドチップでの処理に最適値に変換する。IF用ADコンバータはバンドパス特性を備えた型ADコンバータで通過帯域幅は ± 140 kHzで入力ダイナミックレンジは80dB程度得られている。サンプリング周波数は14.4MHzを採用しており、通過帯域幅を280kHzに設定してエリアシングノイズの影響が出ないようにしている。サンプリングされたIF信号は後段のベースバンドチップに送られる時に480kHzの信号となるため30倍のオーバーサンプリングを行っている事になる。尚、IF用ADコンバータはツインチューナに対応できるように2系統設けられている。外部アナログ入力として、差動入力のステレオADCが2系統、差動のモノラル音声用ADCが1系統とシングルエンドのモノラル音声用ADCが2系統用意されており、それぞれカセットテープ入力、マイク入力、スピーカフォン、外部CDチェンジャ - アナログ入力、AUX入力などに使用できる。アナログインターフェース部に入力されるこれらのアナログ信号は後段のオーディオプロセッサ部で各種音声後処理を行ってから再びアナログインターフェース部に送られ、DAコンバータにてアナログ信号変換後、スピーカアンプに送られ出力される。DAコンバータは6チャンネル用意されており、それぞれL/Rフロント、L/Rリア、センター、SUBウーファーに使用する事ができる。スピーカに送られる音声信号のレベルを可変するためのアナログボリュームは60dBの範囲で1dBステップごとに変更できるようになっており、ボリューム設定値を変更する時に発生するクリックノイズ（またはポップノイズ）等を抑えるように設計されている。オーディオプロセッサ部とアナログインターフェース部間の各種デジタルデータの送受信、ならびに基準クロック供給用としてLVDS (Low Voltage differential Signal) が用いられており、輻射ノイズや共通モードノイズの影響が抑えられるように配慮されている。基準クロックはチューナモジュール部のPLL用として供給できるようになっているため、チューナモジュール部で基準クロック用の水晶発振子を個別に接続する必要はない。モデルの仕様によって実際に使用されないDACやADCブロックは個別にOFF設定して消費電力を下げる機能が備わっている。

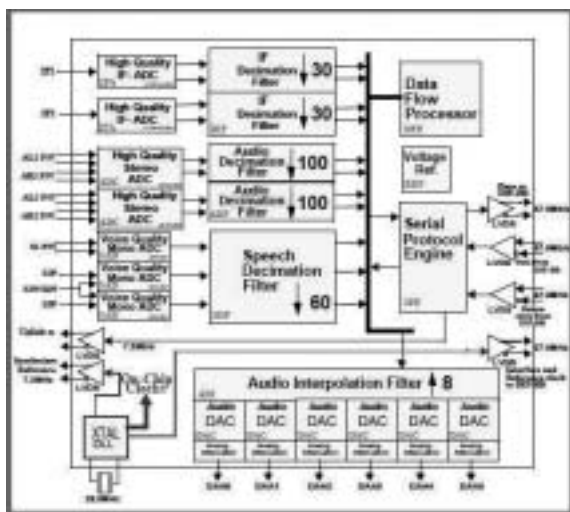


図-3 アナログインターフェース部内部ブロック
Fig.3 Internal block of analog interface

3.4 オーディオプロセッサ部の説明

3.4.1 プロセス

プロセスはアナログ処理ブロックと別チップにすることでプロセスのシュリンクによるデジタル処理能力の向上が期待できるため、TSMC0.18 μ mの微細CMOSプロセスを採用している。DSPコア動作電源電圧1.9Vで、最大動作周波数の実力値は160MHzを達成している。

3.4.2 ブロック構成

オーディオプロセッサ部の内部ブロックを図4に示す。

- ・メインDSPコア (Onyx)
- ・オンチップメモリー
- ・コプロセッサ (9個) :
DFP, RCB, DMD, UPS, CEP, VIFF, FIFF, ASRC, RDS_0-デジタルオーディオインターフェース (SPDIF) レシーバ: (2ポート) IEC958, S/PDIF, CP-340, AES/EBUのデジタルオーディオフォーマットに対応
- ・ESAI (Enhanced Serial Audio Interface) : 2ブロック
1つのESAIに対して、受信チャンネル4ポート、送信チャンネルを6ポートまで設定可能
- ・GPIO : 8チャンネル
2チャンネル分はダイバー用アンテナ切り替え信号出力として設定されている。
- ・シリアルホストインターフェース :
I2CやSPIバスに対応。5V, 3V系コンパチブル。
- ・ウォッチドッグタイマ
- ・内部クロック生成用PLL
- ・LVDSインターフェース
- ・RDS受信用ハードウェア
DSPならびに各コプロセッサは合計で1300MIPS相当の

処理能力 (147MHz動作時) を有している。音響後処理やラジオ復調後の信号処理はメインのDSPコア (Onyx) で処理され、復調前のラジオ信号処理は主にコプロセッサを用いる。ラジオ信号処理を行う専用コプロセッサは、一部を除きソフトウェア定義のブロックとなっておりそれぞれが独立したDSPとして扱われ、専用のメモリー領域を個別に備えている。デジタルオーディオ入力インターフェースでは、非同期式サンプルレートコンバータが内蔵されており、異なったサンプルレートの音声信号を共通のサンプルレートに変換している。音声後処理機能として各種ライブラリが用意されており、パラメトリックイコライザ、グラフィックイコライザ、音声用スペクトラムアナライザ、Bass, Treble, バランス, Fader, ダイナミックコンプレッション, ラウドネスコントロール (Bassブースト), CS, ビープ音, ミュート, 等が対応されている。また、ナビゲーションシステム等からの外部マイク入力の音声信号をミキシングする機能も設けられている。オーディオデコーダとして、DVDソースからのドルビーデジタル、ドルビープロロジック等マルチチャンネルデコーディング等もサポートされている。ベースバンドプロセッサはデュアルソース同時処理対応のプロセッサで音声処理に加えてAM, FM等の復調機能を備えている。

オーディオプロセッサ部とアナログインターフェース部間の通信はLVDSを採用しており、チップ間のデータ送受信は57.6MBpsの高速通信が行えるようになっている。内部クロックは外部アナログインターフェースチップからLVDS経由で基準クロック (57.6MHz) を受け取り、DSP内部のPLLで周波数を逡倍して動作クロックを生成している。

欧州や北米向けデータ放送向けRDS (又はRBDS) ブロックはデコード機能もサポートされているが、復調出力は外部のデコーダに接続する事も可能になっている。

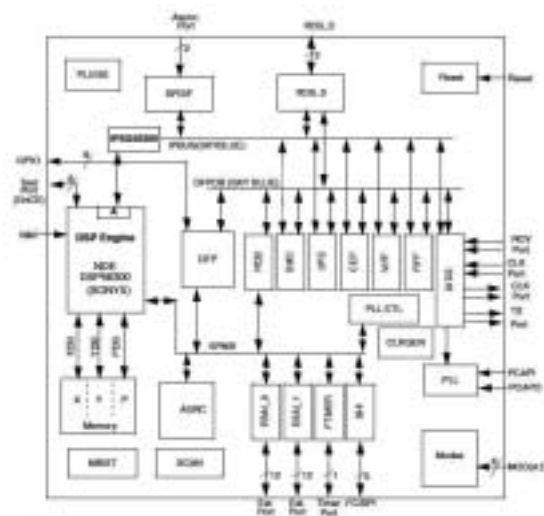


図-4 オーディオプロセッサ部内部ブロック
Fig.4 Internal block of audio processor

3.4.3 メインDSPの内部メモリについて

- YデータRAM : 16kワード
- YデータROM : 4kワード
- XデータRAM : 16kワード
- XデータROM : 4kワード
- プログラムROM : 20kワード (内ブートROM : 1kワード)
- プログラムRAM : 12kワード
- YデータRAM : 2kワード
- XデータRAM : 2kワード

4 新規開発機能

今回は当社初のデジタル信号処理チューナであり性能改善のため色々なソフトアルゴリズムをフリースケール殿と共に開発した。

その中でも特に特徴的な以下の処理について説明する。

4.1 AM耐ノイズ性能向上

今回、AMノイズキャンセラをデジタル処理にて実現するにあたっての主な狙いは以下の2点である。

デジタル処理によるメリットを生かした信号処理手法を実現し、聴感の性能向上を図る。

従来品からの大幅なノイズ除去特性の向上

これらの実現を目的に開発を行ったAMノイズキャンセラ全体ブロック図を図5に示す。

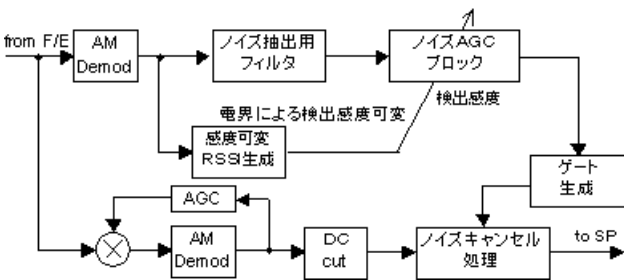


図-5 AMノイズキャンセラのブロック図
Fig.5 Block diagram of AM noise canceller

4.1.1 聴感性能向上

ノイズ補間時の聴感性能はノイズ発生区間をいかに滑らかに繋ぎ合わせる(補間する)か、が重要となる。そこで、この補間手法にノイズ発生前の信号から現在の波形を予測可能な適応デジタルフィルタ(ADF: Adaptive Digital Filter)による線形予測補間処理を用いる事によってノイズ補間時の歪軽減及び聴感性能の向上を実現した。図7に補間時の波形を示す。従来品と比較してノイズ補間部(点線部)が滑らかになっている事が分かる。

適応フィルタとは、その特性が入力信号に応じて自動的に決められるという特徴を持ったフィルタで入力信号x(n)

と出力信号y(n)との差である誤差信号e(n)=x(n) - y(n)の2乗の期待値が最小となるようにフィルタ係数修正アルゴリズム部にて計算し、可変フィルタを更新する事によって実現する。(図6参照)この適応フィルタはアナログフィルタを使っても構成する事は可能だが、回路規模が大きくなり実用的でない。よって、ノイズ補間手法にこの適応デジタルフィルタを用いる事はデジタル処理による大きなメリットの一つである。

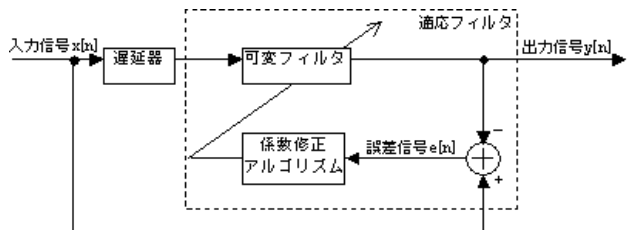


図-6 適応デジタルフィルタのブロック図
Fig.6 Block diagram of adaptive digital filter

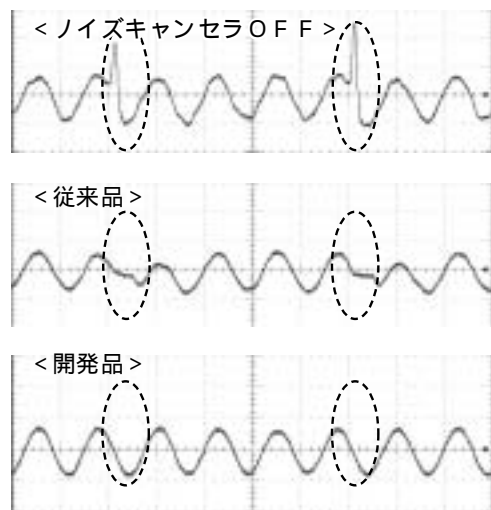


図-7 補間波形の比較
Fig.7 Comparison of interpolation wave patterns

4.1.2 ノイズ除去特性の向上

ノイズ除去特性はノイズ検出部によって決定される。

ノイズ検出部の回路は、

- ・ノイズ検出用のAM同期検波ブロック
- ・検波信号からノイズ成分を抽出するフィルタ
- ・音声やホワイトノイズ成分によるノイズキャンセラの誤動作を防止する為のノイズAGCブロック
- ・電界強度情報(RSSI)を生成するブロック
- ・ノイズキャンセル処理を制御するゲートを生成するブロックから構成される。(図5参照)

ノイズ検出部の特徴としては、ノイズAGCブロックにて決定される検出感度を電界強度情報(RSSI)によって変化させる(図8参照)事により、ノイズ検出特性と音声等による誤動作の両立を実現した。

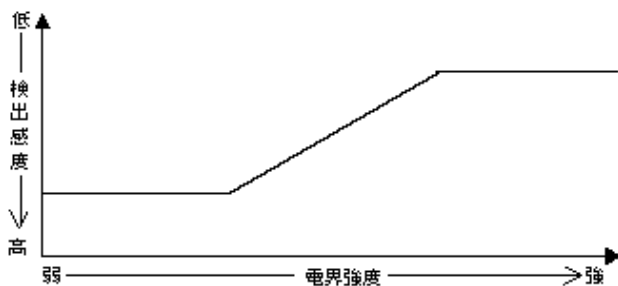


図-8 検出感度 対 電界強度

Fig.8 Level of detection sensitivity vs. electrical field strength

以上のような構成・制御を用いる事によって測定した「ノイズ除去特性」を図9に示す。図中のデータは

- ・ S : 信号レベル
- ・ N : 雑音レベル
- ・ P : パルスノイズレベル

を示している。

同図は「S+N+P」と「N+P」のレベル差が大きい程、ノイズ除去特性が良い事を示しており、開発品にて最もN+Pレベルが悪化する電界強度50dB μ Vemf時と比較しても、従来品に対して約20dB程度の向上を実現した。

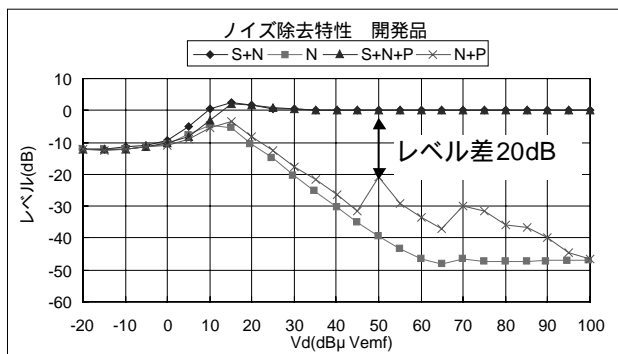
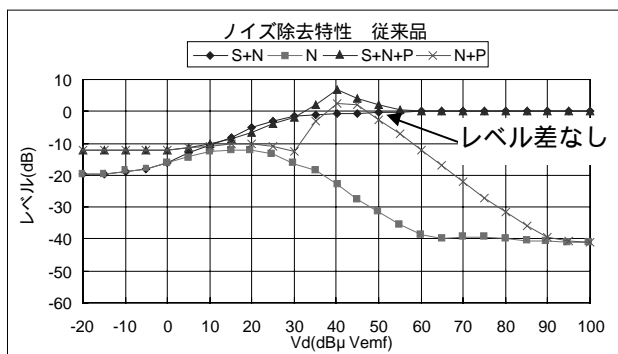


図-9 ノイズ除去特性の比較

Fig.9 Comparison of noise elimination properties

4.2 FM耐ノイズ性能向上

4.2.1 1チューナダイバーシティ

ダイバーシティとは、マルチパス雑音や電界状況の悪化に対し、複数のアンテナを設け、より電波状況の良いアンテナに切り換える機能のことであり、「チューナは1系統でアンテナ入力に切り換え装置を置き、ダイバーシティ回路からの制御信号で切り換えを行う方式(1チューナダイバーシティ)」がコストで有利な面から主流となっている。

今回、デジタル処理による1チューナダイバーシティ機能の新規アルゴリズム開発を行った。その結果、従来のアナログ回路を用いたダイバーシティ機能と比較して、マルチパス雑音の発生を大幅に低減することができた。

従来品の問題点としては、瞬時に受信状態の良いアンテナを選択できないことが挙げられる。これは、マルチパス雑音の発生頻度によりアンテナ切換感度を調整する機能やアンテナ切換の頻度が多くなるとアンテナを固定する機能等を組み合わせて、システムを構成しているためである。しかし、前記のような、過去の一定時間の受信状態からアンテナ切換を判断する方式では、無駄なアンテナ切替の発生や必要なときにアンテナが切換られないことがあるなど、適切なアンテナ切換を行うことができなかった。

図10に新規感度可変アルゴリズムの概略フローチャートを示す。デジタル処理化するにあたり、マルチパス雑音検出と時間管理用のカウンタを利用し、過度なアンテナ切換を抑制すると共に両アンテナのノイズ量の比較を行い、瞬時に受信状態の良いアンテナを選択できるアルゴリズムを開発した。

次ページ図11に開発品と従来品のダイバーシティ受信の比較を図示する。開発品は、切換前アンテナのマルチパス雑音の大きさを切換後のアンテナ切換閾値に設定する新規感度可変アルゴリズム(図10参照)を搭載しているため、受信状態の良いIB-ANTを瞬時に選択可能である。しかし、従来品では、マルチパス雑音の発生頻度等でアンテナ切換閾値を制御するため、A-ANTも選択されることがあり、開発品と比較して聴感悪化する。

また、アンテナ入力に切り換え装置を置くダイバーシティシステムにおいては、アンテナ切換に伴うノイズが発生する。このノイズは、ダイバーシティが動作する全電界において発生し、非常に耳障りであるが、FMノイズキャンセラによって、ある程度は除去可能である。しかし、従来品では、特に中電界以下の電波状況においてノイズ検出器の限界もあり、完全に除去することは不可能であった。そこで、開発品において、アンテナ切換制御信号をトリガとしてFMノイズキャンセラを動作させる(次ページ図12破線)ことで、アンテナ切換に伴うノイズを完全に除去することが可能となり、頻りにアンテナが切り換っている状況での聴感を向上させることができた。

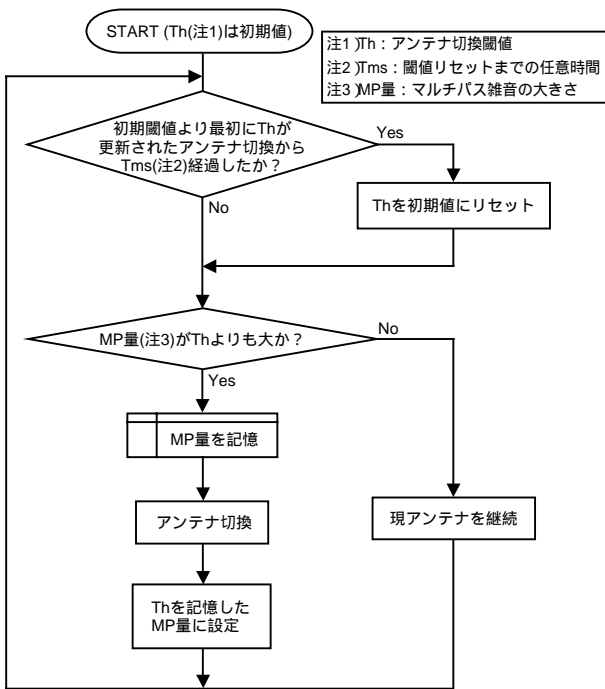


図-10 開発品の感度可変概略フローチャート

Fig.10 Outline flow chart for sensitivity variability of developed products

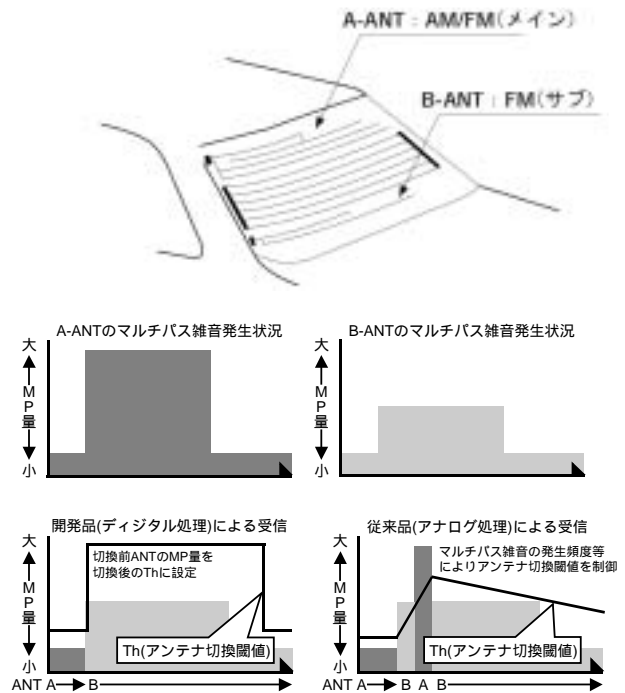


図-11 開発品と従来品のダイバーシティ受信比較(イメージ)

Fig.11 Diversity reception properties comparison between developed and previous products

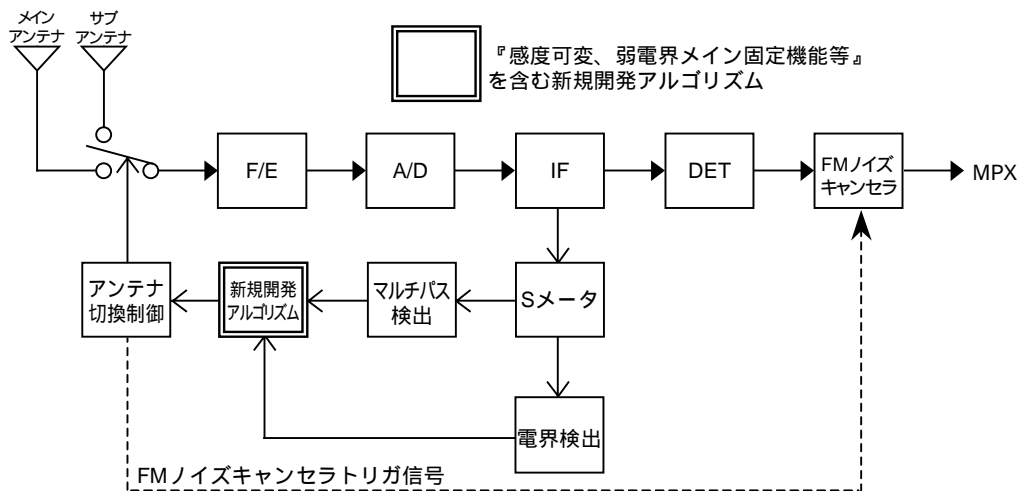


図-12 ダイバーシティのブロック図

Fig.12 Block diagram of diversity

4.2.2 チャンnelイコライザ (複合型適応アルゴリズム)

ダイバーシティシステムはマルチパス性能改善に対し、非常に有効であるが、アンテナが複数必要であり全ての車両に採用するのは困難である。

従来のアナログシステムではセパレーション量を低減することでL-R成分のマルチパスノイズを低減したり、ハイカット量を変化させることで、聴感上耳障りとなる周波数が高域のノイズを低減させていた。

今回、これらの処理に加え、マルチパスによって発生す

る雑音を自動的に補正するチャンネルイコライザと呼ばれるアルゴリズムを採用しマルチパス性能を改善した。

FM波はその伝播特性上、ビルや障害物等によって反射された複数の信号が1つの受信アンテナに入り、これら複数の信号が持つ遅延により位相差が生じて受信信号に影響を及ぼす。このブロックはCMA (Constant Modulus Algorithm) を基にした適応制御型複合FIRフィルタで、FMの振幅変調成分に対して模索的に動作する(ブラインドアルゴリズム)。マルチパスノイズの低減効果の他に、アナログフロントエンド部の外部フィルタ等で生じる群

遅延の影響も軽減する働きや、ステレオ分離度の改善効果も得られる。マルチパスには一般的に受信帯域内の各部分で発生する周波数選択性フェージングと受信帯域全体に一樣に影響を及ぼすフラットフェージングがあり、チャンネルエフェクトプロセッサはそのアルゴリズムの特性上、周波数選択性フェージングに効果が得られるように最適化される。

複合型適応アルゴリズムの採用により、従来のアナログ処理に比べ、マルチパスノイズの発生頻度を低減することができた。

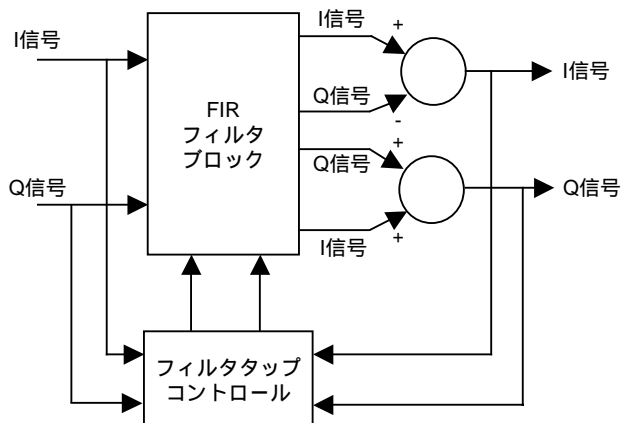


図-13 チャンネルイコライザー
Fig.13 Channel equalizer

4.3 FM妨害性能向上

(FM自動可変帯域幅切り替えアルゴリズム：VIFF)

FM放送の受信チャンネルスペースは欧米では200kHz、日本やヨーロッパなどでは100kHzとなっている。受信器はこうした隣接する放送局によって、受信地点が希望の放送局よりも隣接放送局に近く、且つ隣接局の電界強度が強くなると混信が発生する。このような問題に対応し、混信を抑えるために隣接局の電界強度変化に応じたデジタル可変帯域IFフィルタ（VIFF）を設けている。通常のアナログシステムの場合は外部のセラミックフィルタをいくつか用意しておき、これらを切り替えて帯域幅を変更して処理するが、外部セラミックフィルタの切り替えを行わなくても現行のアナログ方式より優れた隣接妨害除去性能を実現できる。また、デジタルフィルタの場合はセラミックフィルタと異なり細かな周波数ステップ（例えば25kHz）で帯域幅を調整できる。マイコンで判断、制御を行わなくてもDSPのアルゴリズム上で自動的に処理されるため、マイコンの負荷が軽減される他、絶えず受信状況が変化する移動受信に最適である。VIFFは25kHzから100kHzまでの間で25kHzステップで帯域がコントロールされるように設定されている。過変調を考慮して、過変調の時は帯域が150kHzまでカバーできる。（200%まで許容可能）サンプ

ルレートは480kS/sで帯域外の減衰量は80dB以上の仕様となっている。フィルタバンクを用いた複合型フィルタを採用して限られたシステムリソースの中で性能を確保しながら効率よく組み込む事ができるように考慮された設計となっている。

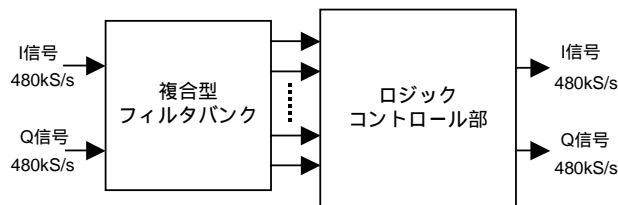


図-14 自動可変帯域幅切り替えアルゴリズム
Fig.14 Automatic variable bandwidth switch algorithms

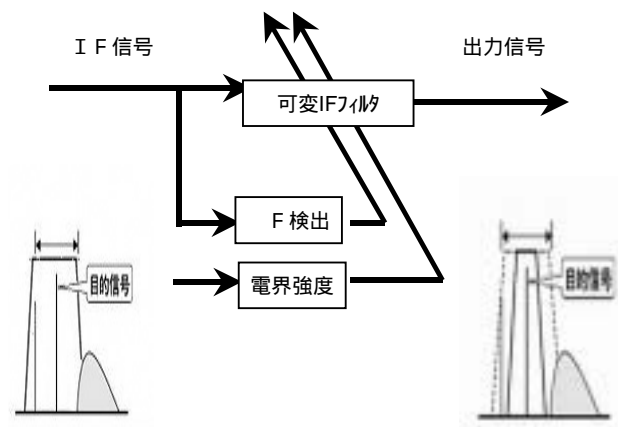


図-15 自動可変帯域幅切り替え効果イメージ図
Fig.15 Image chart of automatic variable bandwidth switch effects

5

開発品の効果

以上のように、アナログチューナ以上の性能を確保し、従来同等以下のサイズ、コストを実現することができた。

図15に開発品と従来品を搭載したセットのメイン基板を示す。実線で囲っているのがチューナモジュール部及びDSP部（オーディオ処理部含む）である。

サイズ、コストに関しては従来品（アナログ回路）の構成で開発品同等の性能を実現するにはAMPNR回路等が更に必要となり、開発品より大きく、また高価になってしまう。

項目	性能		サイズ	コスト
	耐ノイズ	隣接		
開発品				
従来品				

図-16 開発の効果
Fig.16 Effects of development

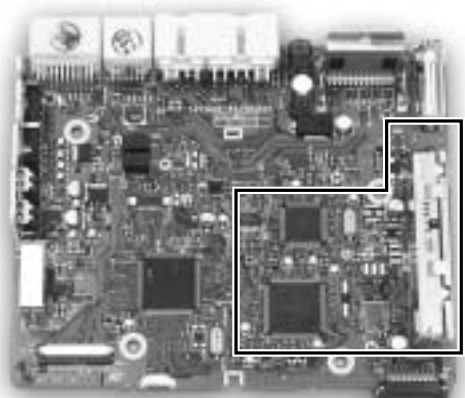
6

おわりに

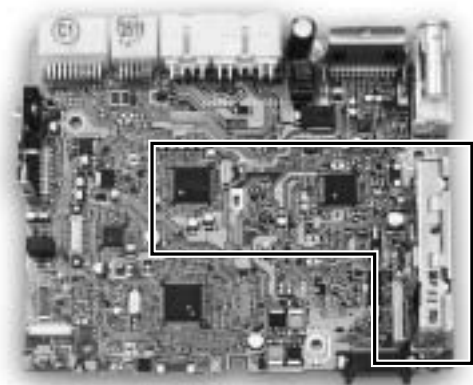
今回デジタル信号処理チューナの開発により、狙い通りのラジオ性能を実現すると共に、今後の他のデジタルメディアとの処理共通化の第一歩として、音場制御等のオーディオ処理とのDSP共通化を実現することができた。

今後、更なるラジオの性能向上を実現しつつ、他のデジタルメディアとの共通化に取り組んでいきたい。

最後に、本システムの開発にご協力いただいた協力会社の方々及び、社内関連部署の関係各位に感謝致します。



開発品を搭載したセットのメイン基板



従来品を搭載したセットのメイン基板

図-17 開発品と従来品を搭載したメイン基板比較

Fig.17 Comparison of main printed boards installed with developed and previous products

社外執筆者紹介



島山 彰
(はたけやま あきら)

1989年入社。以来、アナログIC応用技術、アナログIC設計に従事。現在、フリースケールセミコンダクタジャパン株式会社 トランスポートエジョン&スタンダードプロダクトグループ システムズ&アプリケーションエンジニアリング課に在籍。

筆者紹介



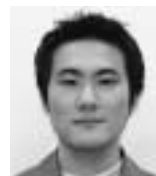
敬島 治
(けいしま おさむ)

1984年入社。以来、情報通信機器、アンテナシステムの開発に従事。現在、事業本部第一事業部第一技術部長。



中川 清隆
(なかがわ きよたか)

2001年入社。以来、チューナLSIの開発に従事。現在、開発本部LSI開発部に在籍。



井上 佳秋
(いのうえ よしあき)

2002年入社。以来、チューナLSIの開発に従事。現在、開発本部LSI開発部に在籍。



坂井 雄大
(さかい たけひろ)

1996年入社。以来、車載用LSI、チューナモジュールの開発・設計に従事。現在、事業本部第三事業部アンテナシステム技術部に在籍。



松長 裕数
(まつなが ひろかず)

1984年入社。以来、アンテナ・チューナモジュールの開発・設計に従事。現在、事業本部第三事業部アンテナシステム技術部に在籍。